



**VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ**

BRNO UNIVERSITY OF TECHNOLOGY

**FAKULTA ELEKTROTECHNIKY  
A KOMUNIKAČNÍCH TECHNOLOGIÍ**

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

**ÚSTAV MIKROELEKTRONIKY**

DEPARTMENT OF MICROELECTRONICS

**UNIVERZÁLNÍ EMULAČNÍ PLATFORMA PRO OVĚŘOVÁNÍ  
NÁVRHU INTEGROVANÝCH OBVODŮ**

UNIVERSAL EMULATION PLATFORM FOR CHECKING THE DESIGNS OF THE INTEGRATED CIRCUITS

**DIPLOMOVÁ PRÁCE**

MASTER'S THESIS

**AUTOR PRÁCE**

AUTHOR

**Bc. Jakub Podzemný**

**VEDOUCÍ PRÁCE**

SUPERVISOR

**Ing. Roman Prokop, Ph.D.**

**BRNO 2018**

# Diplomová práce

magisterský navazující studijní obor **Mikroelektronika**

Ústav mikroelektroniky

**Student:** Bc. Jakub Podzemný

**ID:** 164365

**Ročník:** 2

**Akademický rok:** 2017/18

## NÁZEV TÉMATU:

**Univerzální emulační platforma pro ověřování návrhu integrovaných obvodů**

## POKYNY PRO VYPRACOVÁNÍ:

Navrhněte a zrealizujte funkční vzorek univerzální emulační platformy pro ověřování návrhu integrovaných obvodů (IO) pro řízení spínaných zdrojů. Tato platforma se bude sestávat ze tří částí. Prvním je komerčně dodávaný modul s FPGA pro emulaci digitální části integrovaného obvodu. Další částí je skupina submodulů pro realizaci analogové části integrovaného obvodu a poslední částí je základní deska se sběrnicemi k propojení FPGA modulu s ostatními moduly. Výstupem práce bude i ověření funkčnosti této platformy při emulování základních řídicích funkcí obvodu NCP1246. Ověřením bude i vytvoření softwarové části pro FPGA modul.

## DOPORUČENÁ LITERATURA:

Horowitz P., Hill W. The Art Of Electronics – 2nd Edition. ISBN 0-521-37095-7, Cambridge: Cambridge University Press, 1994

**Termín zadání:** 5.2.2018

**Termín odevzdání:** 22.5.2018

**Vedoucí práce:** Ing. Roman Prokop, Ph.D.

**Konzultant:**

**doc. Ing. Lukáš Fujcik, Ph.D.**  
*předseda oborové rady*

## UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

### **Abstrakt:**

Práce se zabývá způsoby ověření návrhů integrovaných obvodů, především pak možnostmi hardwarové emulace. V první části práce je stručně popsán proces návrhu integrovaného obvodu, jehož součástí je i emulování prostřednictvím emulačních platforem.

Hlavní část práce se zabývá inovací emulační platformy, která je používána ve společnosti SCG Czech Design Center s. r. o. V rámci této inovace jsou rozebrány možné způsoby vylepšení současné emulační platformy, které jsou dále zohledněny při návrhu univerzální emulační platformy.

V poslední části se práce zabývá ověřením funkčnosti navržené univerzální emulační platformy. Ta bude ověřena emulací základních řídicích funkcí obvodu NCP1246.

### **Abstract:**

This work deals with verification possibilities of integrated circuits, especially with hardware emulation. The first part of the text briefly describes designing process of an integrated circuit, which includes emulation using emulation platforms.

The main part of this work deals with the innovation of the emulation platform, which is used by SCG Czech Design Center s. r. o. Possible ways to improve the current emulation platform are explored and further taken into account when designing a universal emulation platform.

Last part of this work deals with functional verification of the proposed universal emulation platform. Functionality will be verified by emulation of the basic control functions of the NCP1246 circuit.

### **Klíčová slova:**

integrovaný obvod, návrh integrovaných obvodů, emulace, emulační platforma

### **Keywords:**

integrated circuit, integrated circuit design, emulation, emulation platform

#### **Bibliografická citace:**

PODZEMNÝ, J. *Univerzální emulační platforma pro ověřování návrhu integrovaných obvodů*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2018. 64 s. Vedoucí diplomové práce Ing. Roman Prokop, Ph.D..

### **Prohlášení autora o původnosti díla:**

Prohlašuji, že svou diplomovou práci na téma Univerzální emulační platforma pro ověřování návrhu integrovaných obvodů jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne .....

.....

podpis autora

### **Poděkování:**

Na tomto místě bych rád poděkoval panu Ing. Petru Papicovi za odborné vedení, podnětné konzultace, ochotu a cenné rady a znalosti, které mi během tvorby diplomové práce poskytl. Dále bych rád poděkoval společnosti SCG Czech Design Center s. r. o. za poskytnuté téma diplomové práce a za spolupráci a pomoc s realizační částí této práce.

Experimentální část této diplomové práce byla realizována na výzkumné infrastruktuře  
vybudované v rámci projektu CZ.1.05/2.1.00/03.0072  
**Centrum senzorických, informačních a komunikačních systémů (SIX)**  
operačního programu Výzkum a vývoj pro inovace.

## Obsah:

Úvod .....	- 9 -
1 Integrované obvody .....	- 10 -
1.1 Návrh integrovaného obvodu .....	- 10 -
1.2 Ověřování návrhu integrovaných obvodů .....	- 11 -
1.2.1 Simulace .....	- 11 -
1.2.2 Verifikace .....	- 11 -
1.2.3 Emulace .....	- 11 -
2 Emulační platformy .....	- 13 -
2.1 Současná emulační platforma .....	- 14 -
2.2 Univerzální emulační platforma .....	- 15 -
2.2.1 Výběr vhodných součástek .....	- 15 -
2.2.2 Sestavování funkčních bloků .....	- 15 -
2.2.3 Způsob propojení funkčních bloků .....	- 16 -
3 Návrh univerzální emulační platformy .....	- 17 -
3.1 Funkční bloky (moduly) - část 1 .....	- 17 -
3.1.1 Moduly s obvodem typu FPGA .....	- 18 -
3.1.2 Modul s procesorem ARM .....	- 20 -
3.2 Funkční bloky (moduly) - část 2 .....	- 21 -
3.2.1 Rozhraní analogových modulů .....	- 22 -
3.2.2 Rozměry analogových modulů .....	- 23 -
3.2.3 Velikost součástek analogových modulů .....	- 23 -
3.2.4 Návrh analogových modulů .....	- 24 -
3.2.5 Modul operačního zesilovače .....	- 25 -
3.2.6 Modul operačního zesilovače (dostavitelný) .....	- 27 -
3.2.7 Modul komparátoru .....	- 29 -
3.2.8 Modul AD převodníku .....	- 32 -
3.2.9 Modul DA převodníku .....	- 36 -
3.2.10 Modul s R-2R rezistorovou sítí .....	- 40 -
3.2.11 Moduly s proudovými zdroji .....	- 42 -
3.2.12 Modul s budičem výkonového tranzistoru .....	- 47 -
3.3 Základní deska .....	- 49 -
3.3.1 Vzájemné propojení modulů .....	- 49 -
3.3.2 Upevnění modulů na základní desku .....	- 50 -
3.3.3 Návrh základní desky .....	- 51 -
4 Emulace obvodu NCP1246 .....	- 53 -

Závěr .....	- 55 -
Seznam obrázků .....	- 56 -
Seznam použitých zkratk .....	- 57 -
Použité zdroje literatury.....	- 58 -
Příloha 1: Schéma digitálního modulu s procesorem ARM .....	- 61 -
Příloha 2: Návrh DPS základní desky .....	- 62 -
Příloha 3: Podoba základní desky .....	- 63 -
Příloha 4: Zjednodušené blokové schéma obvodu NCP1246 .....	- 64 -



# Úvod

Tato diplomová práce se zabývá rozбором a návrhem univerzální emulační platformy, kterou budou využívat návrháři integrovaných obvodů k ověřování jejich návrhů. V první části práce tak bude čtenář seznámen s možnostmi využití emulace v procesu návrhu integrovaných obvodů.

Nedílnou součástí emulování jsou emulační platformy, jejichž současná podoba nevyhovuje požadavkům vývojářů a zpomaluje proces vývoje integrovaných obvodů. Cílem práce je tedy především inovace současné emulační platformy, kterou používá společnost SCG Czech Design Center s. r. o. Inovací této platformy by se měl usnadnit proces emulace integrovaných obvodů.

Další část práce se tedy bude zabývat popisem emulační platformy a rozбором současného stavu. V návaznosti na to budou stanoveny náměty ke zlepšení, které budou zohledněny při následujícím návrhu univerzální emulační platformy.

Hlavní část práce se pak věnuje samotnému návrhu univerzální emulační platformy. Tato by se měla principiálně skládat z několika částí. Hlavní část by měla tvořit základní deska, která bude doplněna o sadu různých modulů. Pomocí těchto modulů by pak mělo být možné sestavit požadovaný emulovaný obvod.

V závěrečné části práce je ověřena funkce univerzální emulační platformy při emulování základních řídicích funkcí obvodu NCP1246.

# 1 Integrované obvody

Integrovaný obvod je v současnosti takřka nepostradatelná elektronická komponenta, která je využita prakticky ve všech oborech lidské činnosti. Už samotný název jednoznačně určuje, co je jeho podstatou. Elektrický obvod, složený z množství různých součástek, je pomocí sofistikovaných výrobních procesů integrován na malou plochu a propojen v jeden celek. V principu se tedy jedná o miniaturizovaný elektrický obvod, který vykonává určitou funkci. Tuto funkci přitom vykonává lépe, než v případě zapojení s diskrétními součástkami. Výsledné řešení je navíc rozměrově a váhově redukováno a hromadná výroba dosahuje nezanedbatelně lepších zisků. Těchto výsledků ale není docíleno jen díky moderním výrobním procesům, ale především díky preciznímu vývoji a návrhu integrovaných obvodů.

## 1.1 Návrh integrovaného obvodu

Proces návrhu integrovaného obvodu by se dal rozdělit do několika fází:

- realizovatelnost,
- specifikace,
- návrh a vývoj,
- omezená produkce,
- plná výroba.

První bod, realizovatelnost, je zaměřen na jednání o obchodních záležitostech. Jde o vyhodnocení samotné proveditelnosti projektu a dále např. vyhodnocení komerčního potenciálu projektu. Po této etapě následuje podrobnější definice požadavků zákazníka, kde se stanoví technická specifikace zařízení a určí se budoucí vlastnosti vyráběného zařízení.

Nejdůležitější a nejdelší fází procesu je návrh a vývoj integrovaného obvodu. Integrované obvody se postupem času, a především vlivem technologického vývoje, stávají více a více komplexními. S rostoucí komplexností obvodů se zvyšují požadavky na vývojáře, kteří jsou nuceni navrhovat stále složitější zapojení.

Před předáním návrhu do výroby je ale potřeba ověřit správnou funkci takových zapojení. Je tedy potřeba, aby byla tato zapojení podrobena dalším procesům, které ověří nejen jejich správnou funkci, ale které odhalí i případné nedostatky nově navržených obvodů. Ověřování návrhu integrovaných obvodů patří do fáze návrhu a vývoje a nemalou měrou se podílí na výsledku celé této fáze.

Poslední dva body procesu se zabývají výrobou ověřeného návrhu integrovaného obvodu. U omezené produkce jde ještě částečně o fázi testování dosažených parametrů a jejich vyhodnocení a srovnání s požadovanými vlastnostmi, ale v případě splnění požadavků přechází proces do fáze plné výroby.

## **1.2 Ověřování návrhu integrovaných obvodů**

V procesu vývoje integrovaných obvodů se používá více způsobů kontroly prováděného návrhu. Ty jsou důležité pro dílčí kontroly vývoje, pro celkové ověření konečného návrhu, ale i pro průběžné ověření správné funkce zamýšleného řešení. Mezi takové způsoby ověřování návrhu řadíme simulace, verifikace a emulace. Simulace a verifikace však nejsou tématem této práce, proto jsou zde zmíněny jen okrajově.

### **1.2.1 Simulace**

Simulace návrhu integrovaného obvodu představuje proces, kdy je navrhovaný systém analyzován za účelem získání věrného obrazu chování za stanovených podmínek. Analýzou pak rozumíme zkoumání modelu tohoto systému s cílem zjištění určité vlastnosti. Samotný model tak popisuje realitu s využitím matematických výrazů a funkcí. Ve zkratce jde tedy o to, aby simulace věrohodným způsobem a s využitím matematických a fyzikálních rovnic ukázala, jak se bude navrhovaný systém chovat v reálném prostředí, nebo za určitých podmínek.

### **1.2.2 Verifikace**

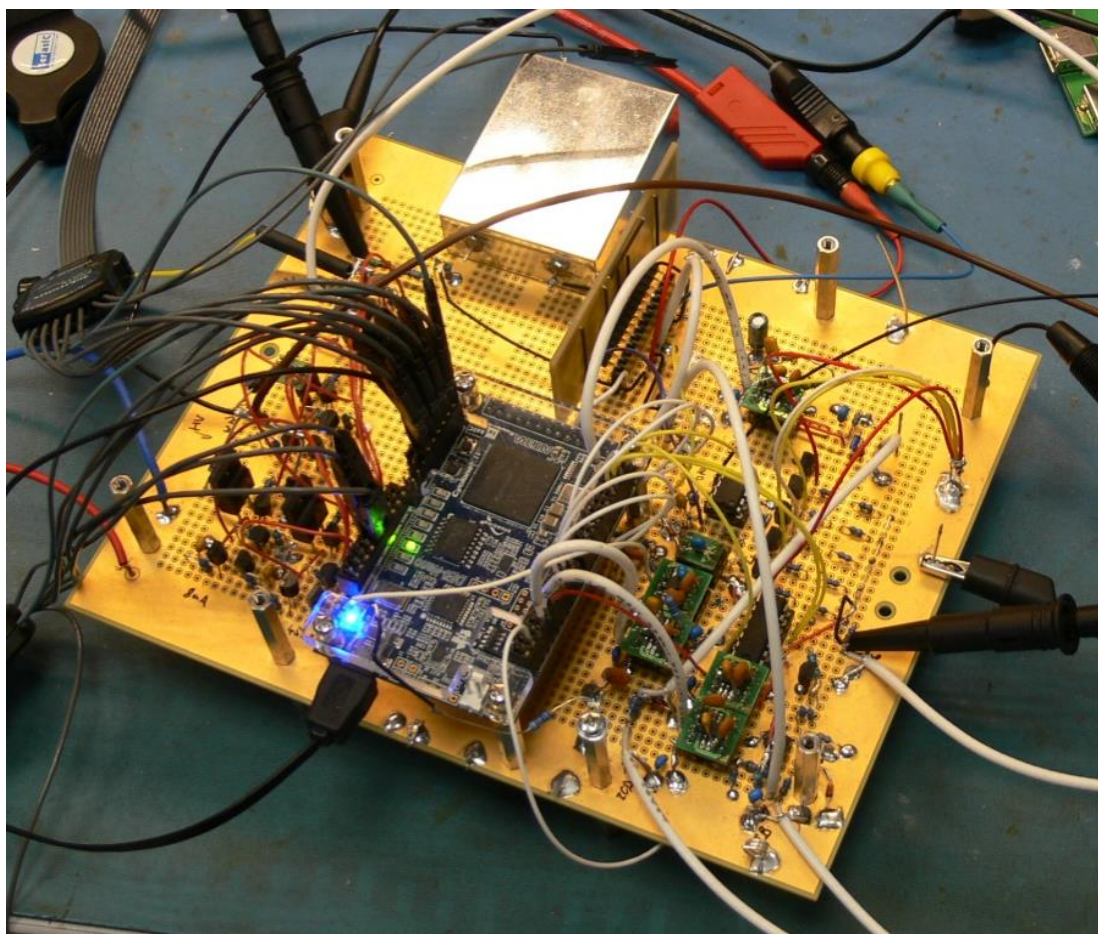
Verifikace návrhu integrovaného obvodu znamená ověření správnosti vývoje, tedy jestli je navrhovaný systém vytvářen správně a jestli dělá to, co se od něj očekává. Verifikace se používá k nalezení chyb návrhu, když funkce vyvíjeného systému neodpovídá specifikaci. V průběhu návrhu integrovaných obvodů pak rozlišujeme několik různých verifikací, např. funkční verifikaci, formální verifikaci nebo fyzickou verifikaci.

### **1.2.3 Emulace**

Emulací se rozumí napodobení činnosti jednoho zařízení pomocí jiného zařízení, neboli schopnost napodobovat jeden systém druhým systémem. V této práci, a obecně v oboru vývoje integrovaných obvodů, se však jedná spíše o napodobení činnosti návrhu prostřednictvím dočasně vytvořeného systému. Tento systém se nazývá emulační platforma.

V oboru návrhu a vývoje integrovaných obvodů se hardwarové emulace používají pro otestování funkčnosti návrhu, chování systému v nestandardních stavech (zkrat,

podpětí/přepětí napájení, atd.) a ověřování a testování nových myšlenek a zapojení. Emulací návrhu jsou vývojáři schopni eliminovat zhruba 50 % chyb ještě před vyrobením čipu, což znamená nemalou úsporu nákladů na vývoj daného integrovaného obvodu.



Obr. č. 1: Ukázka emulační platformy

## 2 Emulační platformy

Jak již bylo zmíněno výše, pro ověření návrhu integrovaného obvodu se používá více metod. Jednou z nich je i emulace navrženého systému pomocí jiné platformy. Takovými emulačními platformami mohou být např. obvody z diskretních součástek (pro jednoduché analogové systémy), obvody typu FPGA (pro emulaci digitálních systémů), nebo i kombinované sestavy, které zahrnují emulaci digitální i analogové části vyvíjeného obvodu.

Takovou kombinovanou emulační platformu si můžeme představit jako běžně dostupný vývojový kit. Ten ale zcela jistě nepokryje veškeré vývojové požadavky. V praxi si tedy vývojová centra sestavují vlastní emulační platformy, které se funkčností i vzhledem výrazně liší od dostupných vývojových kitů, ačkoli je jejich účel podobný. Jde tedy o sestavu složenou z digitálního čipu, který je doplněn o analogové obvody sestavené z pasivních a aktivních součástek. Takto složená emulační platforma je postupem času stále více potřebná při procesu návrhu a vývoje nových integrovaných obvodů a měla by co nejpřesněji imitovat funkci vyvíjeného obvodu.

Aby byla emulační platforma schopná danou funkci imitovat, je nutné, aby byla přizpůsobena potřebám daného projektu. Každý emulovaný návrh integrovaného obvodu tedy vyžaduje unikátní emulační platformu. Ukázka takové emulační platformy je na obrázku č. 1.

Vytvoření takové unikátní emulační platformy však zabere nezanedbatelné množství času, což znamená zvýšení nákladů na vývoj daného integrovaného obvodu. Jednotlivé emulační platformy pro různé projekty se přitom často skládají ze stejných funkčních bloků (např. proudový zdroj, napěťová reference, atd.), které musí vývojáři sestavovat stále dokola, zvlášť pro každou jednu unikátní emulační platformu.

Jak bylo naznačeno výše, integrované obvody se navíc stávají stále složitějšími a komplexnějšími. Rostoucí komplexnost integrovaných obvodů ale nutně vyžaduje stále složitější emulační platformy. Nové emulační platformy tak nabývají na velikosti a vyžadují také více času na sestavení. Východiskem z této situace by mělo být vytvoření univerzální emulační platformy, která usnadní sestavení emulovaného systému a kterou bude možné využít opakovaně.

Hlavní téma této práce se tedy zabývá vytvořením univerzální emulační platformy, která by měla být praktickým a užitečným prostředkem při procesu návrhu a vývoje integrovaných obvodů. Emulační platforma by měla být především jednoduše sestavitelná, modulovatelná a přizpůsobitelná požadavkům konkrétního projektu. Taktéž by měla ušetřit

drahocenný čas vývojářů integrovaných obvodů a tím i zkrátit celkovou dobu potřebnou pro vývoj nového integrovaného obvodu.

## 2.1 Současná emulační platforma

Za současného stavu je potřeba vytvořit samostatnou unikátní emulační platformu pro každý jeden vyvíjený integrovaný obvod. To je fakt, který je dán samotným procesem emulace, a který bude platit i v případě vytvoření univerzální emulační platformy. Rozdíl mezi současnými emulačními platformami a univerzální emulační platformou by měl být právě ve způsobu jejich vytvoření.

V současnosti je vytvoření emulační platformy procesem, který může mít trvání v řádu dnů i týdnů. V této době je zahrnut návrh schématu emulační platformy, výběr součástek, sestavení dílčích funkčních bloků platformy a konečné propojení analogových bloků s digitální částí platformy. Schéma přitom musí být sestaveno tak, aby výsledná funkce emulační platformy co nejlépe imitovala vyvíjený integrovaný obvod. Příklad výsledné sestavy je vidět na obrázku č. 1.

Na nosném substrátu je vytvořeno pájivé pole, které poskytuje dostatek prostoru pro sestavení analogové části emulační platformy. Tyto analogové části jsou sestaveny pomocí diskrétních součástek, ručně zapájeny a propojeny podle předem daného schématu. Analogová část je doplněna o integrovaný obvod typu FPGA, který zajišťuje emulaci digitální části vyvíjeného systému. Neposledním krokem je sepsání kódu RTL pro FPGA čip tak, aby jeho funkce opět co nejpřesněji imitovala funkci digitální části vyvíjeného integrovaného obvodu.

Po dokončení všech těchto kroků následuje oživení emulační platformy. V případě úspěšného oživení může být zahájeno testování, respektive emulování vyvíjeného integrovaného obvodu.

Kritickým faktorem tohoto postupu je čas. Doba potřebná pro sestavení emulační platformy prodlužuje proces návrhu integrovaného obvodu a tím zvyšuje náklady vývoje. Návrh schématu emulační platformy a sepsání RTL kódu pro emulaci digitální části příliš prostoru pro časovou úsporu nedávají. Naopak, tyto dva body jsou závislé na složitosti emulovaného systému a jejich časová náročnost se nedá jednoznačně určit. Pájení součástek a oživení emulační platformy jsou pak nutnosti, které taktéž nelze časově redukovat. Potenciál pro snížení celkové doby, která je potřebná pro sestavení emulační platformy, je u výběru použitých součástek, u sestavování dílčích funkčních bloků a u propojení jednotlivých částí emulační platformy.

## **2.2 Univerzální emulační platforma**

Ze závěrů z předchozí kapitoly vyplývá, že univerzální emulační platforma by měla především redukovat čas potřebný pro její sestavení. Je zde uvedeno, že takové časové redukce je možné dosáhnout díky vhodnému výběru součástek, dále pomocí postupu sestavení funkčních bloků a díky způsobu finálního propojení emulační platformy. Univerzální emulační platforma by tedy měla být navržena s ohledem na tyto aspekty.

### **2.2.1 Výběr vhodných součástek**

Jak bylo zmíněno výše, komplexnější integrované obvody si žádají i složitější emulační platformy, které tak nabývají na své velikosti vlivem rostoucího počtu použitých součástek. Vhodný výběr součástek může mít za následek zjednodušení emulační platformy, snížení počtu použitých součástek a zmenšení velikosti emulační platformy.

Vhodný výběr součástek tak zahrnuje všechny součástky, které se na emulační platformě mohou objevit. Mezi takové patří především diskrétní pasivní a aktivní součástky a různé analogové a digitální integrované obvody. Důležitým parametrem pro zmenšení velikosti emulační platformy je i výběr velikostí součástek, respektive jejich pouzder.

Výběr součástek je ale závislý na potřebných funkčních blocích, které budou na emulační platformě použity. Jak již bylo zmíněno v textu výše, různé emulační platformy jsou často sestavovány ze stejných funkčních bloků, které musí vývojáři sestavovat pro každou emulační platformu zvlášť. Takovými funkčními bloky jsou např. různá zapojení s operačními zesilovači, zapojení s AD a DA převodníky, zapojení s komparátory, zapojení s napěťovými referencemi a proudovými zdroji, atd. Časovou úsporu by v tomto případě mohl přinést výběr klíčových součástek těchto bloků. Jinými slovy, funkční blok komparátoru bude na všech emulačních platformách osazen konkrétním zvoleným integrovaným obvodem s komparátorem. Vývojáři tak nebudou muset hledat vhodný obvod pro danou emulační platformu.

### **2.2.2 Sestavování funkčních bloků**

Další časovou úsporu je možné získat změnou způsobu sestavování funkčních bloků. V současnosti jsou funkční bloky sestavovány individuálně pro každou emulační platformu zvlášť. Změna způsobu sestavování by mohla spočívat v tom, že se funkční bloky nebudou sestavovat individuálně, ale budou obecně navrhnuty tak, aby vytvářely univerzální funkční celek, který bude možné různě využívat dle potřeb emulační platformy. K této skutečnosti jednoznačně přispívá i myšlenka zmíněná v minulém odstavci. Pokud je znám konkrétní integrovaný obvod, který se bude používat pro daný

funkční blok, pak je možné tento integrovaný obvod rozšířit o další součástky tak, aby vznikl víceúčelový funkční blok, který bude možné použít jako celek bez dalších výrazných zásahů.

### **2.2.3 Způsob propojení funkčních bloků**

Poslední časovou úsporu při sestavování emulační platformy je možné získat díky změně způsobu propojení jednotlivých funkčních bloků. Jak je vidět na obrázku č. 1, propojení jednotlivých funkčních bloků je realizováno pomocí drátkových propojek. Propojení je neuspořádané a jednotlivé funkční bloky jsou na základním substrátu jen stěží identifikovatelné. Dále není patrné, jaký typ signálu propojky přenášejí, nebo zda-li se nejedná o napájecí uzel.

Na druhou stranu je tento způsob propojení velice jednoduchý, efektivní a variabilní, což je od univerzální emulační platformy požadováno. Právě tyto vlastnosti (jednoduchost a přizpůsobitelnost) předurčují, že způsob propojení funkčních bloků bude u univerzální emulační platformy téměř totožný se způsobem použitým u současné emulační platformy. Inovovaný typ propojení by tak měl řešit především otázku přehlednosti zapojení a identifikaci jednotlivých propojek.

U současné emulační platformy nebyly propojky přímou součástí celého systému. Funkční bloky emulační platformy byly sestaveny na pájivém poli základního substrátu a poté propojeny jednotlivými dráty. Univerzální emulační platforma by ale tyto propojky měla také zahrnovat. K tomu by mohla příznivě posloužit určitá základna, která by zajišťovala funkci jakési základní desky (jako náhrada základního substrátu). Tato by byla přizpůsobena k přehlednějšímu a jednoduššímu propojení funkčních bloků.



# 3 Návrh univerzální emulační platformy

Návrh univerzální emulační platformy vychází z podoby současné emulační platformy a z myšlenek předchozích kapitol. Základní substrát nahradí základní deska, která bude přizpůsobena pro jednoduché a přehledné propojení jednotlivých funkčních bloků. Funkční bloky budou s ohledem na jejich funkci navrženy tak, aby byly univerzálně použitelné na různých emulačních platformách. Pokud to bude možné, budou mít funkční bloky konkrétně určené součástky, ze kterých se budou skládat.

Jestliže základním prvkem univerzální emulační platformy bude nově vytvořená základní deska, tak je také potřeba určit, jakou podobu budou mít funkční bloky. V textu výše je zmíněno, že funkční bloky by měly být většími univerzálními funkčními celky, které bude možné využívat podle potřeb sestavované emulační platformy. Ve spojitosti s pojmem "základní deska" se pak přímo nabízí, aby jednotlivé funkční bloky měly podobu samostatných modulů. Funkční bloky tak již nebudou součástí základní desky, ale budou mít podobu vyměnitelných modulů, které bude možné používat opakovaně a jednoduše je přizpůsobovat potřebám emulační platformy. Z emulační platformy tak vznikne modulární systém, který bude možné jednoduše pomocí modulů sestavit nebo modifikovat.

Výsledná sestava univerzální emulační platformy se tedy bude skládat ze základní desky a z množiny různých modulů. Při návrhu budou nejprve rozebrány jednotlivé moduly, kterým bude následně přizpůsoben návrh základní desky.

## 3.1 Funkční bloky (moduly) - část 1

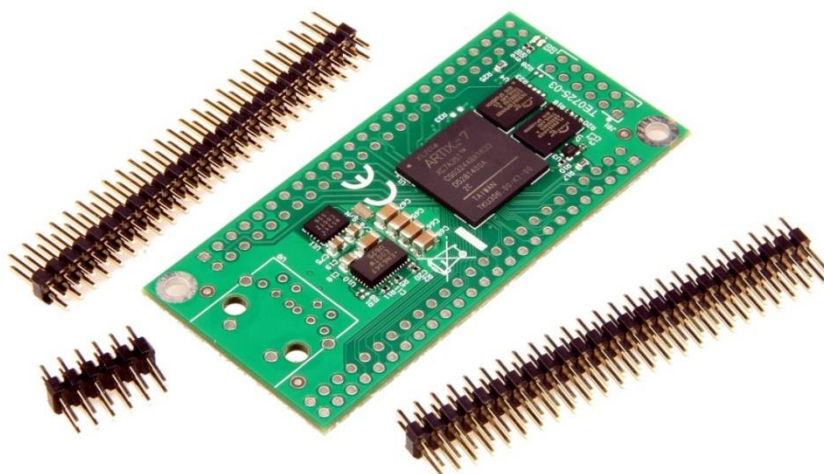
Funkční bloky, neboli tedy samostatné moduly, se dají dále rozdělit na dva typy, kterými jsou moduly s digitálními obvody a moduly s analogovými obvody. Tato první část kapitoly - funkční bloky (moduly) - se bude věnovat prvním jmenovaným, tedy modulům s digitálními obvody.

Moduly s digitálními obvody budou u univerzální emulační platformy sloužit k emulaci digitálních částí emulovaného systému. Digitálními částmi se rozumí např. klopné obvody, základní logická hradla, výpočetní jednotky atd.

Pro emulaci digitálních částí byly vybrány dva typy komerčně dodávaných modulů s FPGA obvody a jeden modul s pomocným mikroprocesorem. Tyto moduly by měly vývojářům zajistit dostatečné prostředky k emulaci různých digitálních obvodů. Moduly jsou již od výrobce osazeny součástkami a připraveny k použití. Základní deska univerzální emulační platformy bude přizpůsobena tak, aby zajistila propojení těchto modulů se zbytkem systému.

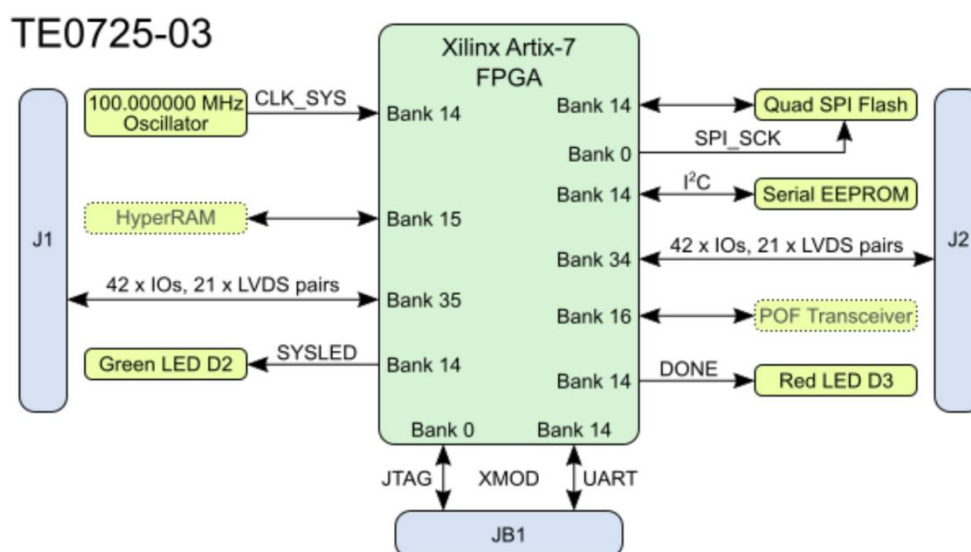
### 3.1.1 Moduly s obvodem typu FPGA

Jak bylo zmíněno výše, pro emulaci digitálních částí byly vybrány dva komerčně dodávané moduly s obvody typu FPGA. Jedním z nich je FPGA modul s označením TE0725 od společnosti Trenz electronic (na následujícím obrázku).



Obr. č. 2: FPGA modul TE0725 [9]

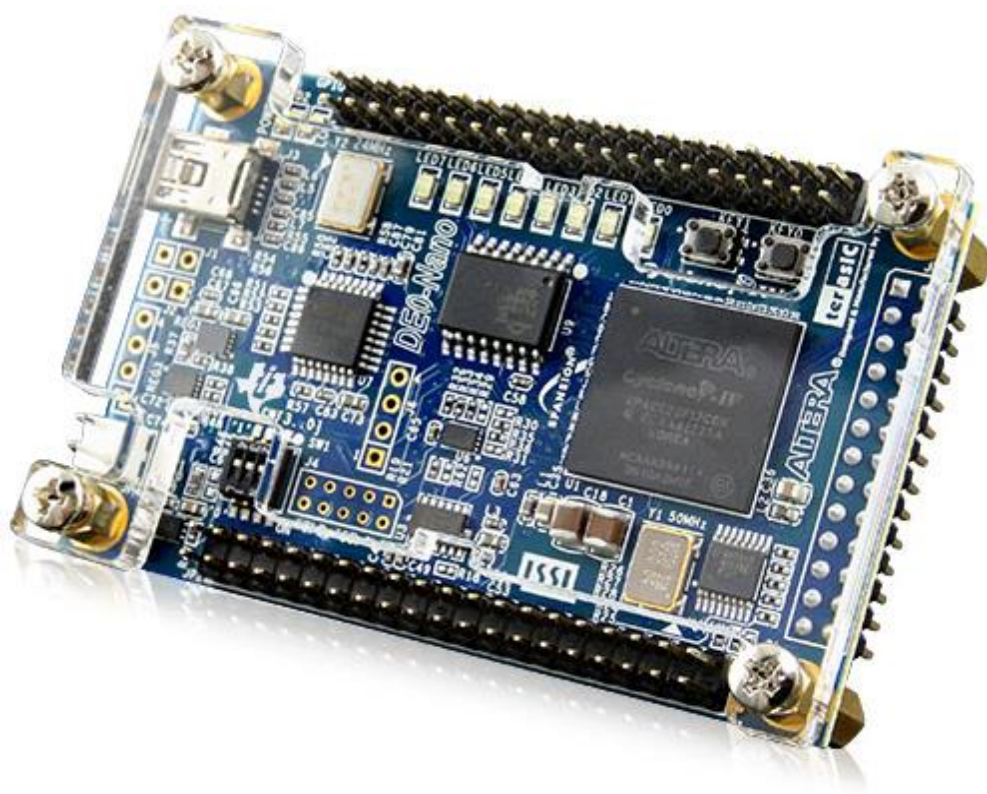
Tento modul je osazen FPGA obvodem typu Artix-7 od společnosti Xilinx. Modul je dostupný v několika verzích, které se od sebe liší pouze typem osazeného FPGA obvodu. V závislosti na použitém obvodu má vývojář k dispozici od 16 000 do 100 000 logických buněk.



Obr. č. 3: Blokový diagram modulu TE0725 [10]

Velikost modulu je 73 x 35 mm a prostřednictvím tří dvouřadých pinových lišt pak poskytuje možnost připojit k obvodu FPGA až 87 vnějších signálů. Modul je přes některé piny pinových lišt také napájen, a to napětím 3,3 V. Na modulu se také nachází oscilátor, který poskytuje FPGA obvodu hodinový signál s frekvencí 100 MHz. Dále modul obsahuje různé paměťové obvody a dvě LED diody. Blokový diagram modulu je k vidění na obrázku č. 3.

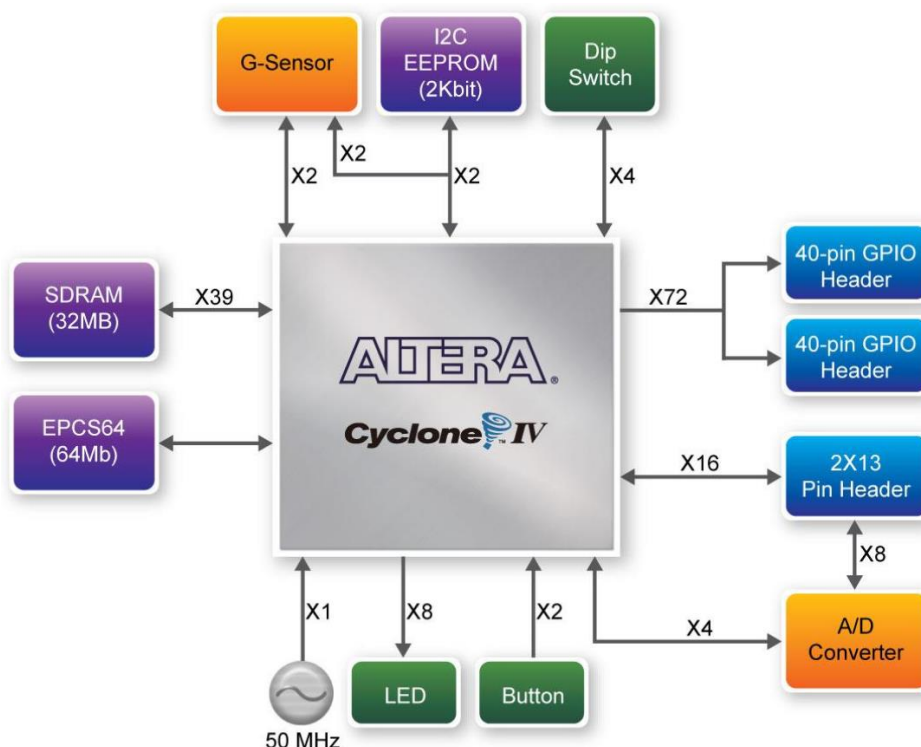
Druhým FPGA modulem je vývojová a výuková deska s označením DE0-Nano od společnosti Terasic Technologies (obrázek č. 4). Tato deska je osazena FPGA obvodem typu Cyclone IV od společnosti Altera, který poskytuje 22 000 logických buněk.



Obr. č. 4: FPGA modul DE0-Nano [11]

Velikost modulu je 49 x 75 mm a prostřednictvím kolíkových lišt je možné k FPGA obvodu připojit až 72 vnějších signálů. Modul je možné napájet prostřednictvím USB portu (5 V), prostřednictvím konektoru pro externí napájení (3,6 - 5,7 V), nebo přes některé piny, které se nacházejí na kolíkových lištách modulu (5 V). Modul obsahuje také oscilátor, který pro FPGA obvod generuje hodinový signál s frekvencí 50 MHz.

Dále modul obsahuje různé paměťové obvody, AD převodník s osmi kanály, akcelerometr, čtyři přepínače, dvě tlačítka a osm LED diod. Blokový diagram modulu je zobrazen na následujícím obrázku.



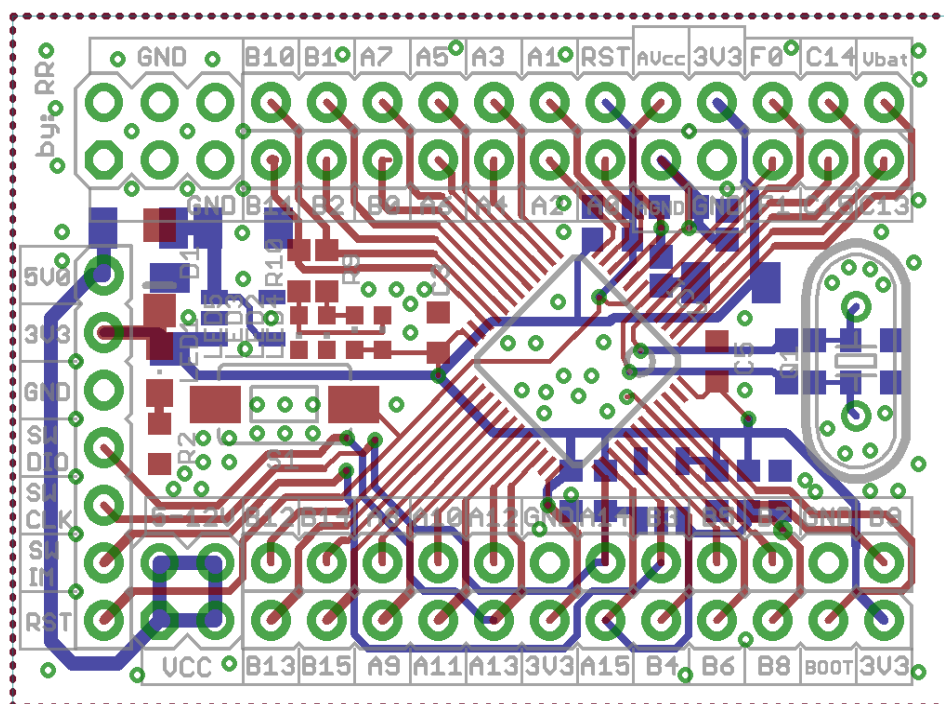
Obr. č. 5: Blokový diagram modulu DE0-Nano [12]

### 3.1.2 Modul s procesorem ARM

Posledním digitálním modulem pro univerzální emulační platformu je modul s mikrokontrolérem typu ARM. Tento modul byl navržen a vyroben společností SCG Czech Design Center s. r. o. a obsahuje obvod STM32F334, což je 32bitový mikrokontrolér typu ARM Cortex M4. Tento obvod může obsahovat až 64 KB paměti typu Flash a až 12 KB paměti typu SRAM s hardwarovou kontrolou parity.

Rozměry tohoto modulu jsou 42,7 x 30,5 mm. Pro komunikaci s dalšími systémy jsou na modulu připraveny opět konektory typu kolíková lišta, které umožňují ke kontaktům mikrokontroléru přivést až 37 vnějších signálů. Modul je prostřednictvím těchto konektorů možné také napájet, a to napětím v rozsahu 5 až 12 V, které je následně regulováno na hodnotu 3,3 V.

Schéma modulu s procesorem ARM je k nahlédnutí v příloze. Podoba desky plošných spojů tohoto modulu je pak na následujícím obrázku v měřítku 3:1.



**Obr. č. 6: Modul s procesorem ARM - DPS**

### 3.2 Funkční bloky (moduly) - část 2

Druhá část kapitoly, která se věnuje funkčním blokům, je věnována modulům s analogovými obvody. Tyto moduly budou u univerzální emulační platformy sloužit k emulaci analogových částí emulovaného systému. Takových analogových částí však může být s různými variacemi nespočet. Proto je potřeba nejprve stanovit, jaké funkční bloky jsou při emulování nejvíce potřeba.

Z praxe a zkušeností společnosti SCG Czech Design Center s. r. o. vyplynuly funkční bloky, které jsou často využívány při emulacích návrhů integrovaných obvodů v oboru řízení spínaných zdrojů. Těmito často využívanými funkčními bloky jsou:

- operační zesilovač,

- komparátor,
- AD a DA převodník,
- napěťová reference a proudový zdroj,
- budič výkonového tranzistoru.

V úvodu kapitoly bylo zmíněno, že navrhované funkční bloky by měly mít podobu samostatných modulů. Tyto moduly by pak měly být navrženy jako univerzální funkční celky tak, aby umožňovaly požadovanou funkci daného funkčního bloku. Např. vytvořený modul operačního zesilovače nebude obsahovat pouze obvod operačního zesilovače s vyvedenými kontakty, ale bude na něm možné zrealizovat různá zapojení operačního zesilovače. Pokud pak bude vývojář požadovat modul s invertujícím a neinvertujícím zesilovačem, bude moci použít dva stejné moduly, jen s jinou konfigurací.

V souvislosti s myšlenkou z předchozího odstavce tak bylo definováno devět modulů, které zahrnují různé funkce výše vyjmenovaných funkčních bloků. Těmito analogovými moduly jsou:

- dva moduly operačního zesilovače,
- modul komparátoru,
- modul AD převodníku,
- modul DA převodníku,
- modul s R-2R sítí,
- dva moduly s proudovými zdroji,
- modul budiče výkonového tranzistoru.

Předmětem následujících kapitol je návrh analogových modulů, které budou nově vytvořeny jakožto prvky modulárního systému - univerzální emulační platformy. Pro vytvoření takového modulárního systému je však nutné definovat, jakým způsobem budou mezi sebou moduly propojeny. Je tedy nutné definovat jejich rozhraní.

### **3.2.1 Rozhraní analogových modulů**

Důležitou otázkou modulárního systému je způsob propojení jednotlivých modulů. K této otázce je možné přistoupit dvěma způsoby. Buď se nejprve definuje způsob propojení, kterému se pak jednotlivé moduly přizpůsobí, nebo naopak. Jelikož jsou v tomto případě navrhovány nejdříve jednotlivé moduly, bude nejprve definováno rozhraní modulů, kterému pak bude přizpůsobena základní deska.



Určitý typ rozhraní jednotlivých modulů je už definován u vybraných digitálních modulů. Tyto využívají jako své rozhraní konektory typu kolíková lišta. Z důvodu jednotnosti rozhraní se tomu přizpůsobí i moduly analogových obvodů. Všechny moduly univerzální emulační platformy tak budou jako své rozhraní využívat konektor typu kolíková lišta. Jednotností rozhraní se podpoří univerzálnost emulační platformy.

### **3.2.2 Rozměry analogových modulů**

Dalším důležitým parametrem modulů je jejich velikost. Jak bylo zmíněno v textu výše, stále složitější emulační platformy nabývají vlivem počtu potřebných součástek na své velikosti. U digitálních modulů je rozměr stanoven výrobcem. U nově vytvářených analogových modulů bude kladen důraz na jejich rozměry tak, aby se jich co nejvíce vešlo na omezenou plochu základní desky. Rozměry modulů by proto měly být co možná nejmenší.

Rozměr samotného modulu ale určují především součástky, které se na něm nacházejí. Pokud jsou požadavkem malé rozměry modulu, pak to stejné musí platit i pro součástky na něm.

### **3.2.3 Velikost součástek analogových modulů**

Volba velikosti součástek je kritická. Jedním požadavkem jsou malé rozměry modulů, a tedy i součástek, ale na druhé straně je potřeba udržet určitou úroveň variability modulů; např. pokud by bylo z experimentálních důvodů potřeba krátkodobě zaměnit některou součástku na modulu za jinou (změna velikosti odporu). Příliš malé součástky by vývojářům mohly komplikovat práci s moduly, a tím spíše prodlužovat čas potřebný na sestavení emulační platformy. Proto je potřeba nalézt rozumný kompromis mezi velikostí součástek a pracovním komfortem.

Základním kritériem při volbě součástek bude volba technologie. Požadavek na malou velikost součástek jednoznačně ukazuje na technologii povrchové montáže. Všechny součástky na analogových modulech budou tedy typu SMD (s výjimkou konektorů). Konkrétní velikost (typ pouzdra) pak lze určit např. u čipových součástek. Čipové součástky budou v pouzdru velikosti 0603, které má rozměr 1,6 x 0,85 mm. Tato velikost by měla být zmiňovaným kompromisem mezi velikostí součástky a pracovním komfortem. Žádná jiná další použitá součástka na analogovém modulu by neměla být menší.

Typy pouzder u dalších použitých součástek je potřeba volit individuálně s ohledem na funkci a konstrukci součástky. Měly by být ale upřednostňovány tradiční pouzdra pro povrchovou montáž, které lze snadno ručně zapájet.

### 3.2.4 Návrh analogových modulů

Při návrhu jednotlivých analogových modulů bude postupováno podle myšlenek z předchozích kapitol a z textu výše. Nejprve bude tedy zvolen konkrétní typ integrovaného obvodu, který odpovídá danému funkčnímu bloku. K tomuto integrovanému obvodu bude navrženo schéma tak, aby bylo možné využít modul co možná nejuniverzálněji, v různých zapojeních nebo aplikacích. Posledním krokem při návrhu analogových modulů bude návrh desky plošných spojů. Desky plošných spojů jednotlivých modulů by měly splňovat požadavky z předchozích kapitol.

Výběr konkrétního integrovaného obvodu, společně s návrhem schématu, jsou záležitosti, které je potřeba řešit individuálně pro každý modul zvlášť. Ale u návrhu desky plošných spojů lze definovat některá pravidla, která budou následně zohledněna u návrhu všech modulů. Do návrhu schémat modulů tak zasáhne ještě jeden požadavek.

Pro zvýšení univerzálnosti modulů by bylo výhodné konkrétněji definovat účel jednotlivých vodičů rozhraní modulů. Tento požadavek lze ale zohlednit jen velmi okrajově. Z principu činnosti potřebných součástek vyplývají skutečnosti, které brání obecnější definici rozhraní (např. rozdílné požadavky na napájení). Jediným společným prvkem všech modulů, a tedy i všech rozhraní, je signál zemního potenciálu GND. Tomuto signálu bude jako jedinému určen konkrétní pin pinové lišty, která bude sloužit jako rozhraní modulu. Signál GND bude tedy u všech modulů připojen na první kontakt pinové lišty.

Jak bylo zmíněno výše, jako rozhraní modulů budou sloužit konektory typu kolíková lišta. Počet pinů konektoru bude určen individuálně podle potřeb daného modulu. Pro úsporu místa na základní desce budou použity pravoúhlé konektory. Moduly tak bude možné připojit k základní desce ve svislé poloze.

Dalším společným prvkem všech vyvíjených modulů je podoba samotné desky plošných spojů. Z dřívějších kapitol vyplývá, že bude kladen důraz na minimalizaci rozměrů modulů. Moduly budou navrhovány jako oboustranné desky plošných spojů s prokovenými dírami, kdy signálové cesty bude možné vést v obou vrstvách. Použití různých typů drátových propojek je možné, ale mělo by být minimální. Osazení použitých součástek bude možné jen z jedné strany modulů (kromě konektorů). Na obě strany výsledného návrhu bude aplikována stínící vrstva rozlévané mědi, která bude připojena na společný potenciál signálu GND.

Ostatní návrhová pravidla desek plošných spojů zůstávají neurčena. Moduly je však potřeba navrhovat tak, aby byla zajištěna jejich snadná vyrobiteľnost pomocí klasických technologických postupů používaných pro výrobu desek plošných spojů.



### 3.2.5 Modul operačního zesilovače

Modul operačního zesilovače odpovídá funkčnímu bloku operačního zesilovače. Na tomto modulu by měly být sdruženy různá zapojení, ve kterých se operační zesilovač jako součástka vyskytuje. Mezi tyto zapojení patří především neinvertující a invertující zesilovač, sledovač napětí, integrační a derivační zesilovač, Schmittův klopný obvod a rozdílový zesilovač.

Zapojení operačního zesilovače jako sčítacího zesilovače je pro tento modul vynecháno. Toto zapojení by znamenalo zvýšení počtu vstupů modulu a tím i zvětšení jeho rozměrů, které jsou dány především velikostí konektoru. Protože zapojení sčítacího zesilovače není v oboru řízení spínaných zdrojů tolik potřeba, je upřednostněn menší rozměr modulu na úkor jedné možné aplikace.

Základní součástí modulu je tedy operační zesilovač. Ten bude na modulu přítomen v podobě integrovaného obvodu a podle předchozí kapitoly je prvním bodem návrhu modulu právě výběr konkrétního integrovaného obvodu.

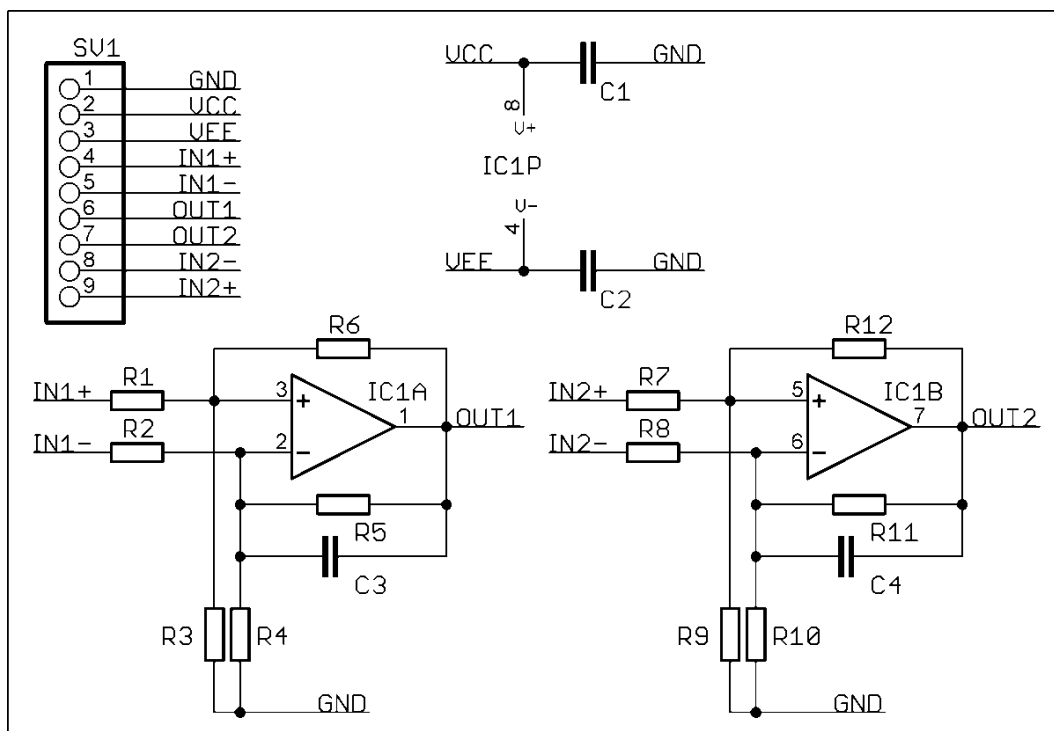
Krátkým průzkumem trhu se potvrdilo, že zde lze nalézt velké množství různých typů operačních zesilovačů. Aby bylo možné některý z nich zvolit, je nutné stanovit určitá kritéria, kterým by se měl vybraný operační zesilovač přibližovat. Těmito kritérii jsou:

- napájení OZ,
- šířka pásma,
- rychlost přeběhu,
- vstupní napěťový offset,
- napěťový šum.

Po konzultacích se společností SCG Czech Design Center s. r. o. byly stanoveny následující parametry operačního zesilovače. Napájení vybraného operačního zesilovače by mělo být symetrické v rozsahu alespoň  $\pm 5 \text{ V} \sim \pm 15 \text{ V}$ . Šířka pásma by pak měla být schopna pokrýt kmitočty o frekvenci minimálně 10 MHz. Rychlost přeběhu operačního zesilovače by měla být větší než  $5 \text{ V}/\mu\text{s}$  a hodnoty vstupního napěťového offsetu a napěťového šumu by měly být co nejmenší.

Z dostupných operačních zesilovačů, které splňují zadané požadavky, byl vybrán typ MC33078, který vyrábějí společnosti Texas Instruments, ON Semiconductor a STMicroelectronics. Tento integrovaný obvod obsahuje dva symetricky napájené operační zesilovače ( $\pm 5 \text{ V}$  až  $\pm 18 \text{ V}$ ) s šířkou pásma 16 MHz a rychlostí přeběhu  $7 \text{ V}/\mu\text{s}$ . Vstupní offset tohoto integrovaného obvodu je okolo 0,15 mV při pokojové teplotě a hodnota napěťového šumu udávaná výrobcem je  $4,5 \text{ nV}/\sqrt{\text{Hz}}$ .

Dalším krokem při návrhu analogového modulu je sestavení schématu, které bude odpovídat myšlence univerzálního modulu. Navržené schéma je zobrazeno na obrázku č. 7. Ze schématu je vidět, že modul bude využívat oba operační zesilovače, které obvod MC33078 obsahuje. Sít' součástek, která je vytvořena okolo operačních zesilovačů, pak u každého z nich umožňuje realizaci kteréhokoli výše jmenovaného zapojení. Tímto by měla být zajištěna univerzálnost modulu.

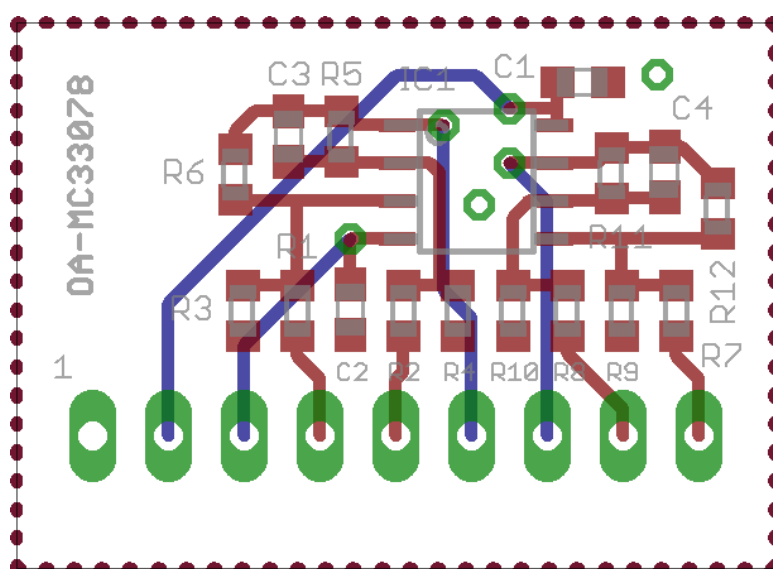


Obr. č. 7: Modul operačního zesilovače - schéma

Realizace jednotlivých zapojení je možná díky volbě součástek, které budou na modulu osazeny (kromě obvodu MC33078). Vývojář tak může volit, které další součástky osadí, které neosadí a které budou nahrazeny propojkami (rezistor s hodnotou 0  $\Omega$ ). Například, pokud budou na pozice rezistorů R1 a R5 osazeny propojky a pozice R2, R3, R4, R6 a C3 nebudou osazeny, pak bude operační zesilovač A obvodu MC33078 zapojen jako sledovač napětí. Obdobně je pak možné zrealizovat i ostatní zmíněná zapojení, které modul umožňuje.

Posledním krokem návrhu modulu operačního zesilovače je návrh desky plošných spojů. Vytvořený návrh je zobrazen na obrázku č. 8 v měřítku 4:1. Jak již bylo zmíněno výše, rezistory a kondenzátory jsou navrženy jako čipové součástky s velikostí pouzdra 0603. Díky této skutečnosti je tak možné pozice pro rezistory osadit kondenzátory a

naopak. Vzniká tím další možnost variability schématu a zvýšení univerzálnosti modulu. Z tohoto důvodu také nejsou v textu pojmenovávány konkrétní součástky, ale jsou popisovány obecně jako dostupné osazovací pozice. U tohoto modulu nelze této vlastnosti příliš využít, nicméně možnost variability zde existuje a může být využitelná u dalších navrhovaných modulů.



Obr. č. 8: Modul operačního zesilovače - DPS

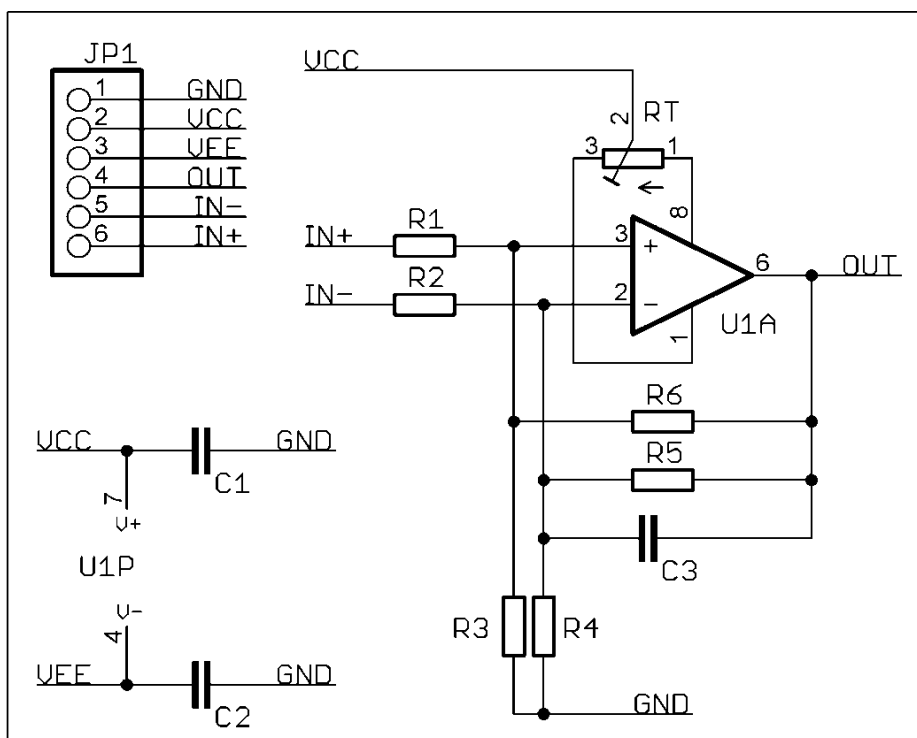
Pro připojení tohoto modulu k ostatním částem emulační platformy bude sloužit konektor typu kolíková lišta, který bude pravoúhlý s devíti piny v jedné řadě. Obvod MC33078 je na trhu dostupný ve třech pouzdrech, z toho dvě jsou typu SMD. Pro modul operačního zesilovače je zvoleno SMD pouzdro SOIC-8. Velikost modulu se po několika optimalizacích ustálila na rozměrech 25,4 x 18,3 mm.

### 3.2.6 Modul operačního zesilovače (dostavitelný)

Modul dostavitelného operačního zesilovače je druhým modulem, který odpovídá funkčnímu bloku operačního zesilovače. Stejně jako modul operačního zesilovače, i tento modul poskytuje možnost realizace různých zapojení operačního zesilovače. Tato zapojení jsou stejná jako u předchozího modulu, a jsou to tedy zapojení invertujícího a neinvertujícího zesilovače, sledovače napětí, integračního a derivačního zesilovače, zapojení Schmittova klopného obvodu a zapojení rozdílového zesilovače. Zapojení sčítacího zesilovače je u tohoto modulu také vynecháno, a to ze stejných důvodů jako u předchozího modulu.

Rozdíl mezi moduly operačních zesilovačů je v možnosti kompenzace vstupního napětového offsetu. Modul dostavitelného operačního zesilovače by měl tuto možnost poskytnout. Aby bylo možné kompenzovat vstupní napětový offset operačního zesilovače, musí být vybrán integrovaný obvod, který tuto možnost poskytuje.

Kromě možnosti dostavení vstupního napětového offsetu však musí vybraný operační zesilovač splňovat požadavky, které byly kladeny i u předchozího modulu. Z množství součástek, které jsou na trhu k dispozici, tak byl vybrán integrovaný obvod typu OPA228, který vyrábí společnost Texas Instruments. Tento integrovaný obvod obsahuje jeden symetricky napájený operační zesilovač ( $\pm 2,5$  V až  $\pm 18$  V) s šířkou pásma 33 MHz a rychlostí přeběhu 10 V/ $\mu$ s. Hodnota napětového šumu udávaná výrobcem je 3 nV/ $\sqrt{\text{Hz}}$  a vstupní napětový offset tohoto integrovaného obvodu je možné kompenzovat.

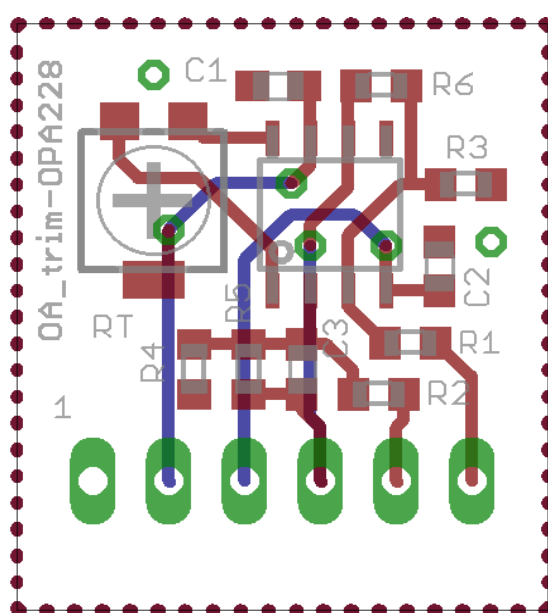


Obr. č. 9: Modul operačního zesilovače (dostavitelný) - schéma

Po zvolení vhodného integrovaného obvodu bylo navrženo schéma modulu. Schéma je zobrazeno na obrázku č. 9 a je velmi podobné schématu předchozího modulu. Sít' součástek okolo operačního zesilovače je totožná se sítí na předchozím modulu. U tohoto modulu je však přidán jeden trimr, kterým je možné dostavit vstupní napětový offset.

Realizace různých zapojení operačního zesilovače se provádí obdobně jako u předchozího modulu. Vývojář má opět možnost volit, které součástky osadí a které nikoli. Samotné dostavení vstupního napěťového offsetu se pak provádí pomocí trimru, který je připojen na příslušné piny integrovaného obvodu a napájecí napětí. Pokud by vývojář chtěl tento modul použít bez dostavení offsetu, pak je možné trimr neosazovat a ponechat tak příslušné piny integrovaného obvodu nezapojené.

Posledním krokem návrhu modulu dostavitelného operačního zesilovače je návrh desky plošných spojů. Tento se od předchozího modulu liší a je zobrazen na následujícím obrázku v měřítku 4:1.



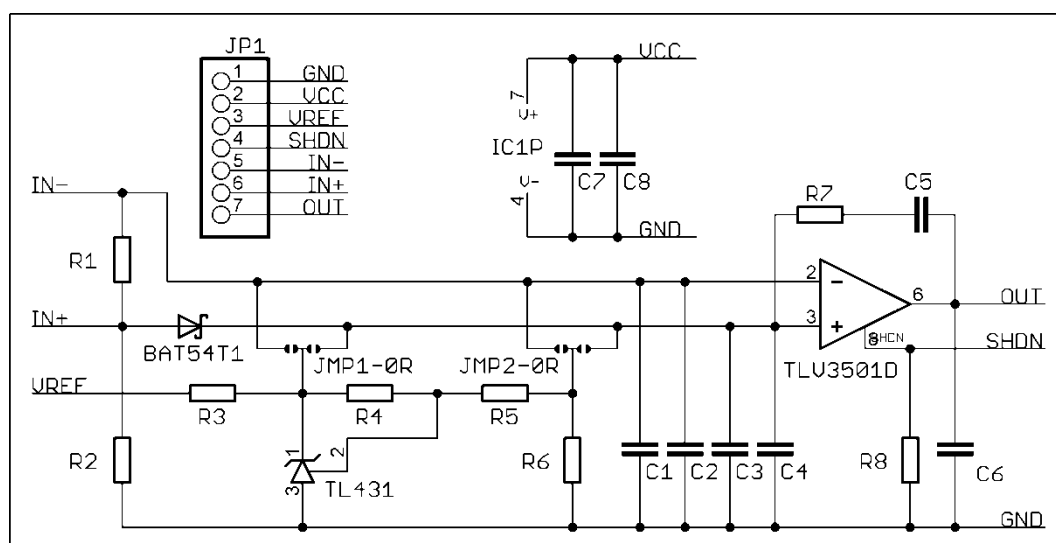
Obr. č. 10: Modul operačního zesilovače (dostavitelný) - DPS

Rezistory a kondenzátory jsou opět navrženy jako čipové součástky s velikostí pouzdra 0603 a dávají tak možnost vzájemné záměny při osazování. Stejně tak konektor je opět v podobě pravoúhlé kolíkové lišty, tentokrát však jen se šesti piny. SMD varianta obvodu OPA228 je dostupná v pouzdře SOIC-8. Poslední součástí tohoto modulu je trimr, který je zde navržen v běžně dostupném čtvercovém pouzdře o velikosti 5 x 5 mm. Celková velikost tohoto modulu je 17,8 x 20,3 mm.

### 3.2.7 Modul komparátoru

Dalším navrhovaným analogovým modulem, který je určen pro univerzální emulační platformu, je modul komparátoru. Tento modul by měl být především schopen

Pro návrh modulu je ale potřeba znát konkrétní typ komparátoru, ke kterému bude modul vytvořen. Komparátor bude na modulu opět v podobě integrovaného obvodu, který byl vybrán na základě konzultací se společností SCG Czech Design Center s. r. o. Vybraným komparátorem je integrovaný obvod s označením TLV3501 od společnosti Texas Instruments. Tento komparátor je možné napájet jak asymetricky (2,7 V až 5,5 V), tak i symetricky ( $\pm 1,35$  V až  $\pm 2,75$  V) a jeho vstupy i výstup jsou typu Rail-to-Rail. Rychlost přeběhu tohoto komparátoru je 4,5 ns a kromě standardních vstupů a výstupů obsahuje tento obvod ještě shutdown signál pro odstavení komparátoru z činnosti.

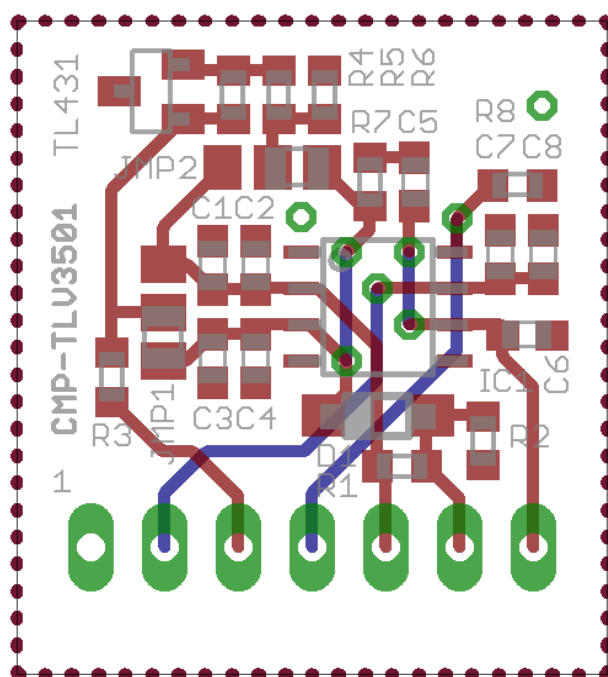


**Obr. č. 11: Modul komparátoru - schéma**

nízkou napěťovou úroveň. Nízká úroveň napětí na tomto pinu povoluje funkci komparátoru. Při neosazení této pozice je potřeba zajistit řízení tohoto pinu externím zařízením.

Část obvodu s napěťovou referencí, která je opět doplněna o síť dalších součástek, pak dává možnost nastavení referenčního napětí na libovolný vstup komparátoru. Samotná síť součástek v okolí napěťové reference poskytuje další možnosti obvodových konstrukcí, jakými jsou např. napěťové děliče. Schottkyho dioda naznačená ve schématu je zde pro možnost realizace špičkového detektoru nebo demagnetizačního detektoru.

Modul komparátoru, stejně jako oba předchozí moduly, je navržen tak, aby byl přizpůsobitelný pro různé aplikační požadavky. U prvních dvou modulů bylo této vlastnosti docíleno díky možnosti volit součástky, které budou na modul osazeny. Tento způsob variability je dodržen i u tohoto modulu. Zde se ale navíc ve schématu objevují ještě propojky v podobě jumperů (JMP1 a JMP2). V principu se však jedná stále o stejný systém. Vývojář má možnost volby a prostor na to, aby si zapojení modulu přizpůsobil pro své potřeby.



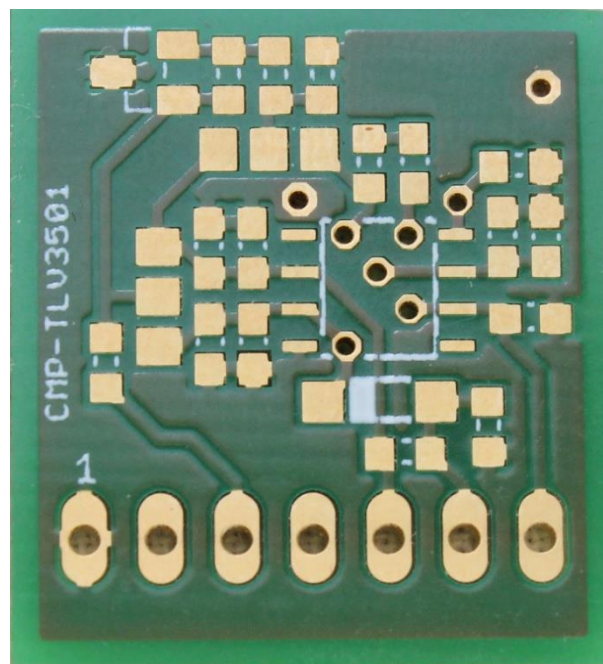
Obr. č. 12: Modul komparátoru - DPS

Pro dokončení návrhu modulu komparátoru je potřeba vytvořit návrh desky plošných spojů. Ten je zobrazen na obrázku č. 12 v měřítku 4:1. Rezistory a kondenzátory jsou opět navrženy jako čipové součástky s velikostí pouzdra 0603 a dávají tak možnost

vzájemné záměny při osazování. Stejně tak konektor je opět v podobě pravoúhlé kolíkové lišty. U tohoto modulu je rozhraní tvořeno osmi kontakty. Obvod TLV3501 je na trhu dostupný pouze v SMD pouzdrech. Pro tento modul byla zvolena varianta obvodu v pouzdru SOIC-8.

Pro napěťovou referenci je na modulu navržena osazovací pozice, která odpovídá SMD pouzdru SOT-23-3. Jedná se o standardní tranzistorové SMD pouzdro se třemi vývody. Použitá reference musí mít vývody v pořadí 1 - katoda, 2 - referenční pin, 3 - anoda. Těmto požadavkům odpovídá např. napěťová reference od společnosti Texas Instruments s označením TL431.

Poslední součástí na tomto modulu je Schottkyho dioda. Pro diodu je na modulu navržena osazovací pozice, která odpovídá pouzdru SOD-123. SMD pouzdro SOD-123 je standardní diodové pouzdro se dvěma vývody, ve kterém je dostupná např. Schottkyho dioda s označením BAT54T1 od společnosti ON Semiconductor. Celková velikost tohoto modulu je 20,3 x 22,8 mm a jeho výsledná podoba je na obrázku č. 13 v měřítku 4:1.



Obr. č. 13: Modul komparátoru

### 3.2.8 Modul AD převodníku

Účel modulu AD převodníku vyplývá již z jeho názvu. Základní funkcí tohoto modulu by tedy měl být převod analogového signálu na digitální informaci, kterou bude



možné dále zpracovat. Proces analogově-digitálního převodu je ale sám o sobě dosti specifický a nelze jej dále využít ve prospěch univerzální emulační platformy. Proto je funkce tohoto modulu, oproti předchozím navrženým, "omezena" pouze na analogově-digitální signálový převod.

Prvním bodem v procesu návrhu analogového modulu je tedy výběr konkrétního integrovaného obvodu, kterému bude modul přizpůsoben. Aby bylo možné z množství obvodů AD převodníků dostupných na trhu vybrat jeden vhodný pro tento modul, je potřeba stanovit alespoň některé parametry, které tuto množinu dostupných obvodů zmenší. Tyto parametry byly určeny při konzultaci se společností SCG Czech Design Center s. r. o. a jsou jimi především rozlišení AD převodníku a způsob přenosu zpracované digitální informace dále do systému. Vybraný AD převodník by měl být 16bitový se sériovým digitálním rozhraním, díky kterému bude zajištěn přenos digitální informace do digitálních modulů univerzální emulační platformy.

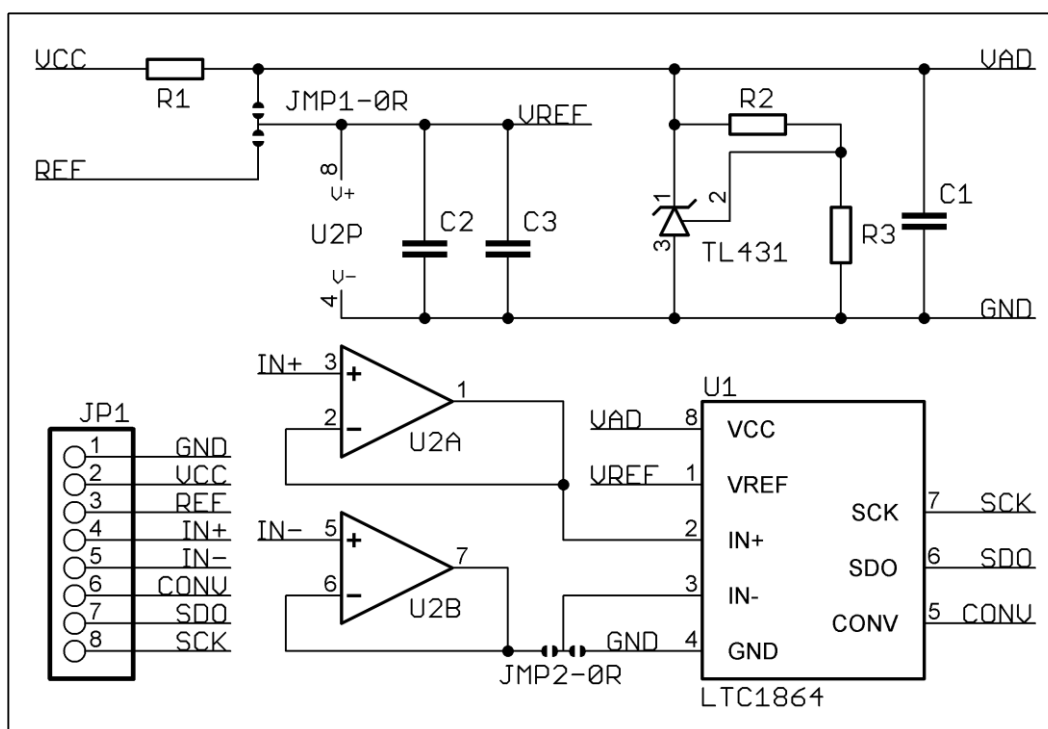
Vybraným integrovaným obvodem je jednokanálový AD převodník s označením LTC1864 od společnosti Linear Technology. Tento AD převodník disponuje 16bitovým rozlišením a pro přenos digitální informace využívá sériové rozhraní kompatibilní se standardem sběrnice SPI. Pro své napájení vyžaduje obvod LTC1864 napětí 5 V, při kterém dosahuje jeho vzorkovací frekvence maximálně 250 kHz. Tento integrovaný obvod lze také v případě potřeby zaměnit za jeho 12bitovou variantu, což alespoň částečně přispívá k univerzálnosti modulu.

Dalším postupem při návrhu modulu je sestavení schématu. To bylo navrhováno tak, aby byla zajištěna především korektní funkce obvodu LTC1864. Vytvořené schéma je zobrazeno na obrázku č. 14.

Ze schématu je patrné, že kromě obvodu LTC1864 je na modulu AD převodníku navržena ještě dvojice operačních zesilovačů, které jsou zapojeny jako sledovače napětí. Tyto operační zesilovače jsou zde potřeba pro kompenzaci proudových špiček, které vznikají při konverzi signálu. Obvod LTC1864 využívá pro analogově-digitální převod techniku postupné aproximace s vyrovnáváním náboje, u které se na vstupu převodníku spínají kondenzátory. Při spínání těchto kondenzátorů vznikají na vstupech obvodu proudové špičky, které je potřeba kompenzovat, aby jimi nebyl zatěžován měřený analogový signál.

Operační zesilovače budou na modulu AD převodníku také v podobě integrovaného obvodu. Jedná se tedy o první modul, který bude obsahovat dva integrované obvody. Jelikož se ale nejedná o součástku, která by určovala funkci modulu, nebude integrovaný obvod operačních zesilovačů určen konkrétně. Aby však vývojář nemusel vyhledávat vhodný integrovaný obvod, což je jeden z požadavků na univerzální emulační platformu,

bude určen soubor vhodných operačních zesilovačů, které budou odpovídat určeným specifikacím. Požadované vlastnosti operačních zesilovačů a vybrané integrované obvody budou uvedeny v textu níže.



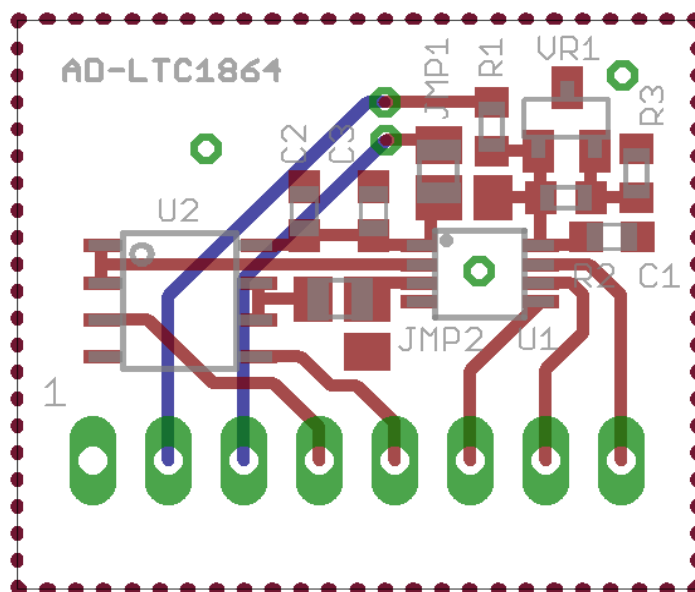
Obr. č. 14: Modul AD převodníku - schéma

Další část schématu řeší napěťové přizpůsobení napájení obvodu LTC1864. Tento integrovaný obvod vyžaduje pro svou funkci napájecí napětí 5 V. Pokud tímto napětím nebude napájen celý modul, bude potřeba napětí přizpůsobit. Požadovanou úroveň napětí by tak měl zajistit obvod s napěťovou referencí. Současně je zde také možnost využít toto napětí jako referenční napětí AD převodníku. Tuto možnost poskytuje jumper JMP1. Díky tomuto jumperu je možné připojit referenční pin převodníku na napájecí napětí obvodu, nebo na externí referenční napětí. Zvoleným referenčním napětím jsou pak napájeny i oba operační zesilovače, jejichž saturační napětí určuje vstupní napěťový rozsah AD převodníku. Při použití operačních zesilovačů typu Rail-to-Rail tak bude napětí vstupů AD převodníku automaticky omezeno na rozsah od GND po referenční napětí.

Z této skutečnosti vyplývají první požadavky na vlastnosti operačních zesilovačů, ale také omezení přizpůsobitelnosti AD převodníku. Operační zesilovače by tedy měly být schopné vykonávat svou funkci při hodnotě napájecího napětí do 5 V a měly by být typu Rail-to-Rail. Omezení týkající se AD převodníku spočívá v tom, že hodnota referenčního

napětí nesmí být nižší, než minimální nutná pro správnou činnost zvolených operačních zesilovačů.

Posledním bodem návrhu modulu je opět vytvoření návrhu desky plošných spojů, který je zobrazen na obrázku č. 15 v měřítku 4:1. Rezistory a kondenzátory jsou opět navrženy jako čipové součástky s velikostí pouzdra 0603. Je tedy opět zachována možnost vzájemné záměny součástek, přestože navržený modul AD převodníku nedává příliš prostoru tuto vlastnost využít. Rozhraní modulu je taktéž opět navrženo s pravoúhlým konektorem typu kolíková lišta, tentokrát však s osmi kontakty. Napěťová reference použitá na modulu musí být zapouzdřena ve standardním tranzistorovém pouzdru typu SOT-23-3 s následujícím pořadím jednotlivých kontaktů: 1 - katoda, 2 - referenční kontakt, 3 - anoda. Tyto požadavky splňuje například reference s označením TL431 od společnosti Texas Instruments.



Obr. č. 15: Modul AD převodníku - DPS

Obvod LTC1864 je na trhu dostupný ve dvou SMD pouzdrech, a to v pouzdře MSOP-8 a SOIC-8. Pro tento modul byl obvod LTC1864 navržen v pouzdře MSOP-8. Důvodem je odlišitelnost od integrovaného obvodu operačního zesilovače, pro který je na desce plošných spojů navržena jedna osazovací pozice, která odpovídá pouzdru SOIC-8. Oba operační zesilovače tak musí být součástí jednoho integrovaného obvodu, který bude zapouzdřen ve zmíněném pouzdře. Posledním požadavkem na operační zesilovače je pak funkce jednotlivých pinů, která musí odpovídat navrženému zapojení ze schématu.

Všem výše zmíněným požadavkům, které se týkají integrovaného obvodu operačních zesilovačů, odpovídají např. obvody typu AD8607, AD8617, OPA2333, OPA2317, TSV6392 a další. Konečná velikost modulu AD převodníku je 22,9 x 19,7 mm.

### 3.2.9 Modul DA převodníku

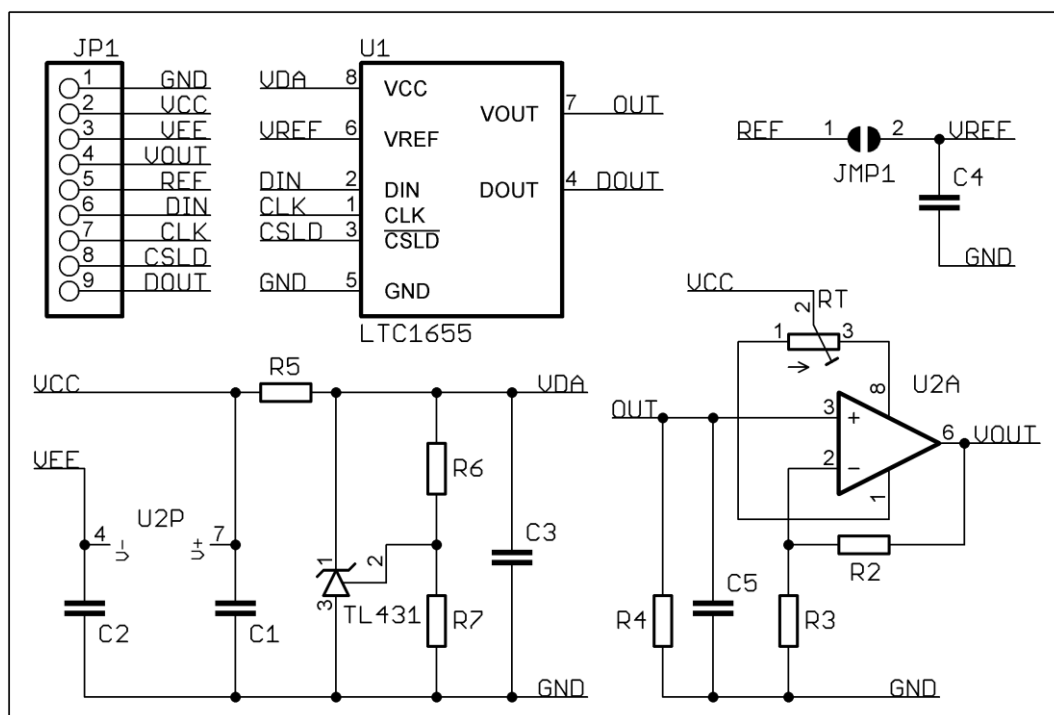
V pořadí pátým navrhovaným modulem bude modul DA převodníku, který se v některých ohledech bude podobat předchozímu modulu AD převodníku. Účel tohoto modulu, stejně jako v předchozím případě, vyplývá taktéž již z jeho názvu. Základní funkcí tohoto modulu by tedy měl být převod digitální informace na analogový signál. A stejně jako předchozí modul, i tento je svou funkcí natolik specifický, že jej nelze dále utilizovat a jeho funkce tak bude "omezena" pouze na převod signálu.

Návrh modulu se bude odvíjet od potřeb vybraného DA převodníku, který bude v tomto případě zastoupen integrovaným obvodem. Aby bylo možné z množství obvodů DA převodníků dostupných na trhu vybrat jeden vhodný pro tento modul, je potřeba stanovit alespoň některé parametry, které tuto množinu dostupných obvodů zmenší. Požadované parametry byly určeny po konzultaci se společností SCG Czech Design Center s. r. o. a jsou shodné s požadavky na předchozí AD převodník. Požadovanými parametry jsou tedy rozlišení DA převodníku a způsob příjmu digitální informace. Vybraný DA převodník by měl být schopen zpracovávat 16bitovou digitální informaci, která mu bude poskytnuta přes sériové komunikační rozhraní.

Zvoleným integrovaným obvodem je jednokanálový DA převodník od společnosti Linear Technology, který nese označení LTC1655. Tento 16bitový DA převodník má požadované rozlišení a pro příjem digitální informace využívá sériové komunikační rozhraní kompatibilní se standardem SPI. Pro převod digitální informace na analogový signál je k dispozici vnitřní referenční napětí s hodnotou 2,048 V. Toto referenční napětí může být prostřednictvím referenčního vstupu obvodu nahrazeno externím napětím v rozsahu od 2,2 V až do poloviny napájecího napětí. Napájecí napětí tohoto obvodu by mělo mít 5 V. Obvod LTC1655 také obsahuje vyrovnávací výstup typu Rail-to-Rail, který má dvojnásobné zesílení referenčního napětí a ošetření proti zákmitům. Z tohoto důvodu je hodnota externího referenčního napětí limitována polovinou napájecího napětí. Obvod LTC1655 lze také v případě potřeby zaměnit za jeho 12bitovou variantu, což alespoň částečně přispívá k univerzálnosti modulu.

K vybranému integrovanému obvodu DA převodníku bylo následně sestaveno schéma zapojení. Toto schéma je zobrazeno na obrázku č. 16. Schéma modulu DA převodníku se opět skládá z několika částí. Podobně jako u modulu AD převodníku, i zde je kromě obvodu LTC1655 navržen ještě obvod operačního zesilovače. V tomto případě je

ale umístěn na výstupu převodníku, a to i přesto, že sám obvod LTC1655 výstupní zesilovač obsahuje. Interní výstupní zesilovač obvodu LTC1655 by ale nemusel dostatečně pokrýt případné zatížení výstupu převodníku. Z tohoto důvodu je na modulu navržen dodatečný operační zesilovač, který by měl případné zatížení kompenzovat a výstup převodníku by tak měl zůstat bez zátěže. Okolo operačního zesilovače je navíc navržena sít' součástek, která vývojáři dává možnost případné variability zapojení.



Obr. č. 16: Modul DA převodníku - schéma

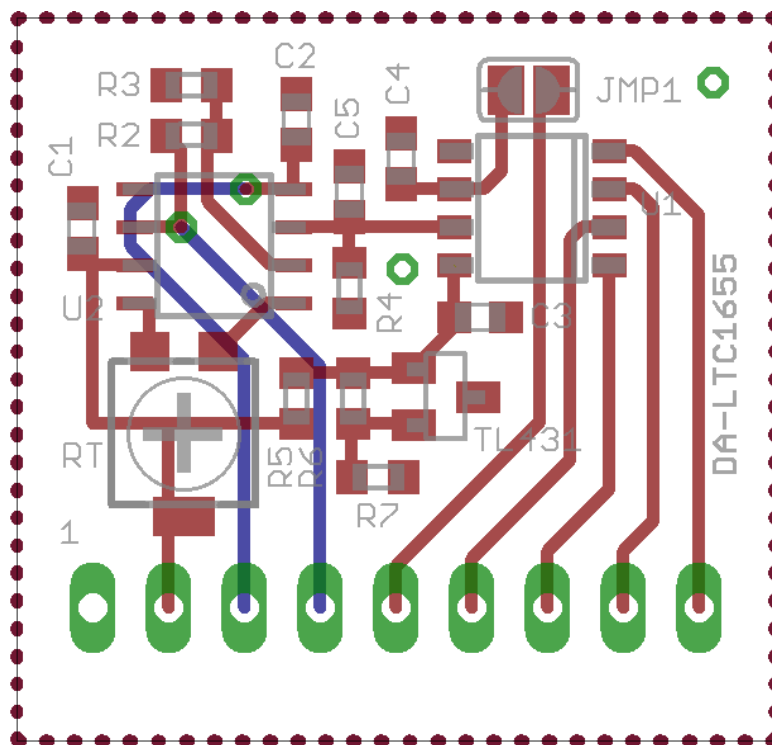
Navržený operační zesilovač bude na modulu možné použít v podobě integrovaného obvodu, který může a nemusí umožňovat možnost dostavení vstupního napětového offsetu. Podobně jako u modulu AD převodníku, i na tomto modulu bude možné použít různé typy operačních zesilovačů. Aby však vývojář nemusel vyhledávat vhodné typy obvodů, i u tohoto modulu budou vyjmenovány některé dostupné obvody, které bude možné použít a které budou splňovat určité požadavky. Konkrétní požadavky na operační zesilovač budou uvedeny dále v textu, stejně jako některé vhodné typy obvodů.

V další části schématu je řešeno napětové přizpůsobení napájení pro obvod LTC1655. Tento obvod pro svou správnou funkci vyžaduje napájecí napětí 5 V. Pro

případ, že by tímto napětím nebyl napájen celý modul, je na modulu navržen obvod s napěťovou referencí, která požadovanou úroveň napětí poskytne.

Ve stejné části schématu je navrženo i napájení operačního zesilovače. Ten bude možné napájet symetricky a v případě potřeby i jinou hodnotou napájecího napětí, než jakou vyžaduje DA převodník. Napájecí napětí celého modulu však nesmí být nižší než 5 V. Z této skutečnosti tak plyne první požadavek na operační zesilovač, konkrétně na napájení operačního zesilovače. Operační zesilovač musí být schopen pracovat při napájecím napětí v rozsahu od 5 V výše. Při srovnání napájecích napětí obvodů z předchozích modulů by se pak horní mez napájení mohla stanovit na 15 V. Celkový požadovaný rozsah napájecího napětí je tak od 5 V do 15 V.

Posledním prvkem schématu je jumper JPM1. Ten je zde navržen pro oddělení interního referenčního napětí obvodu LTC1655 od zbytku systému v případě, že není využita možnost přivedení externího referenčního napětí. Pokud by vznikla potřeba využít externí referenční napětí, pak by bylo potřeba tento jumper osadit propojkou.

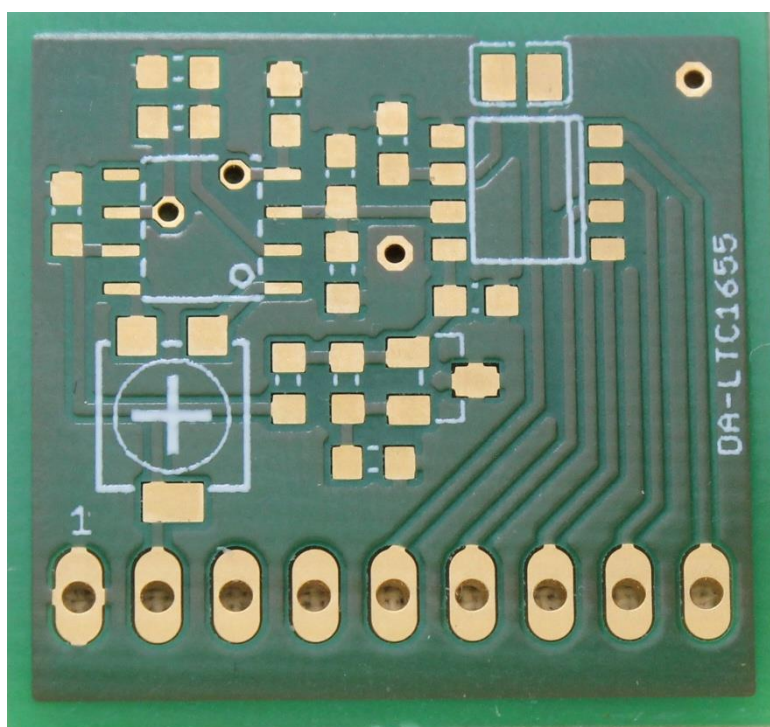


Obr. č. 17: Modul DA převodníku - DPS

Pro dokončení návrhu modulu je potřeba vytvořit návrh desky plošných spojů, na které budou zpracovány všechny výše popsání části schématu. Výsledný návrh desky plošných spojů modulu DA převodníku je na předchozím obrázku v měřítku 4:1.

Součástkové pozice, které jsou ve schématu naznačeny značkami rezistorů a kondenzátorů, jsou i u tohoto modulu navrženy pro osazení čipovými součástkami s pouzdrem velikosti 0603. Vývojář má tak opět možnost volby, které součástky osadí a na jaké pozice. Této vlastnosti by se u tohoto modulu dalo využít především u zpětnovazební smyčky operačního zesilovače.

Jako rozhraní modulu bude i v tomto případě sloužit pravoúhlý konektor typu kolíková lišta, tentokrát s devíti kontakty. Pro napěťovou referenci je i u tohoto modulu navržena osazovací pozice odpovídající pouzdru SOT-23-3 a stejně jako u předchozích modulů, i zde je potřeba použít napěťovou referenci s odpovídajícím zapojením vývodů. Vývody by měly být v pořadí: 1 - katoda, 2 - referenční kontakt, 3 - anoda. Takovou napěťovou referencí je například reference s označením TL431 od společnosti Texas Instruments.



**Obr. č. 18: Modul DA převodníku**

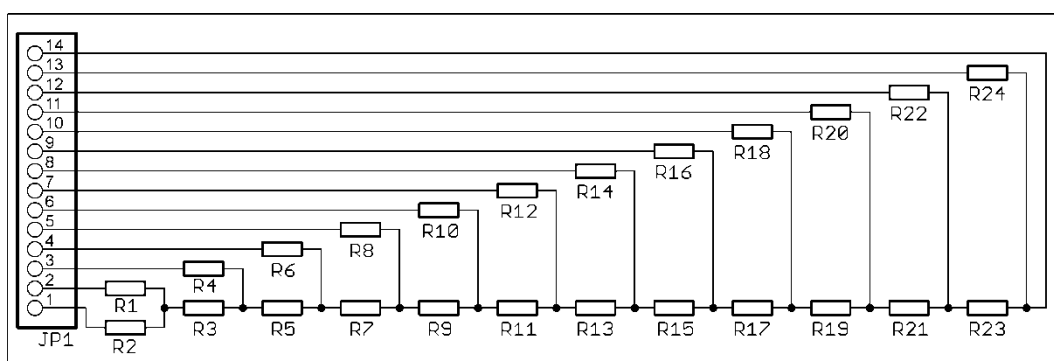
Obvod LTC1655 bude na modulu osazen v pouzdře typu SOIC-8, což je jediná SMD varianta tohoto integrovaného obvodu. Pro obvod operačního zesilovače je na modulu navržena osazovací pozice odpovídající taktéž pouzdru SOIC-8, které je hojně využíváno pro obvody operačních zesilovačů. Druhým požadavkem na obvod operačního zesilovače je tedy pouzdro typu SOIC-8. U tohoto modulu jsou tedy oba integrované

obvody navrženy se stejným typem pouzdra. Posledním požadavkem na operační zesilovač je pak funkce jednotlivých pinů, která musí odpovídat navrženému zapojení ze schématu.

Mezi vhodné operační zesilovače tak patří například integrované obvody typu OPA207, TLV171, OP193, MC33171, OPA228, OP97 nebo OP162. U posledních tří zmíněných obvodů je i možnost dostavení vstupního napětového offsetu pomocí externího trimru. Ten je na modulu DA převodníku navržen v běžně dostupném čtvercovém pouzdře o velikosti 5 x 5 mm. Výsledná velikost modulu DA převodníku je 25,4 x 24,1 mm a jeho podoba je zobrazena na obrázku č. 18 v měřítku 4:1.

### 3.2.10 Modul s R-2R rezistorovou sítí

Modul s R-2R rezistorovou sítí je druhým modulem, který by měl vykonávat funkci digitálně-analogového převodu signálu. Tentokrát ale nebude převod signálu zajišťovat DA převodník v podobě integrovaného obvodu, ale obvodová konstrukce z diskretních součástek, konkrétně rezistorů. Tato konstrukce je známá pod názvem rezistorová síť R-2R a běžně se využívá u paralelních DA převodníků pracujících na principu váhových rezistorů.



Obr. č. 19: Modul s R-2R rezistorovou sítí - schéma

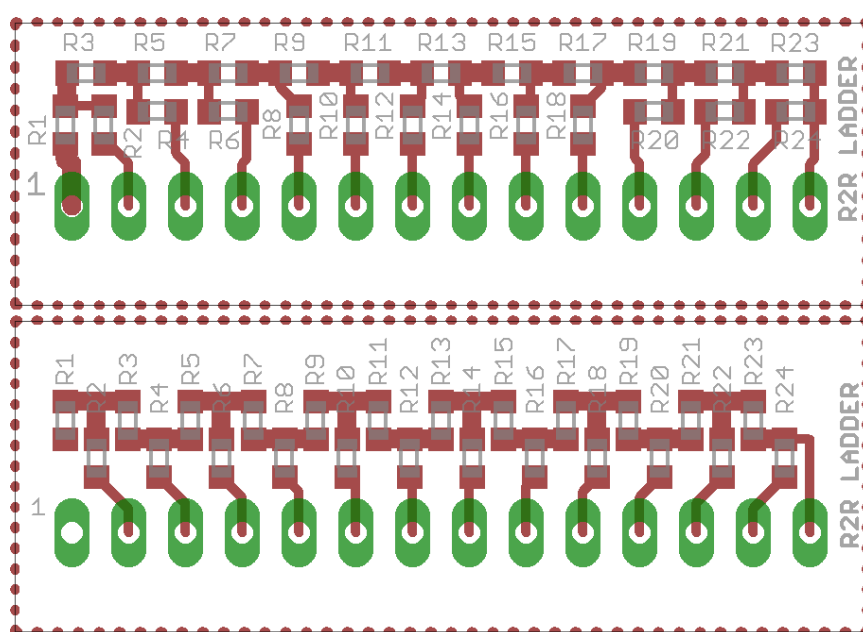
Samostatná rezistorová síť R-2R je levná, jednoduše výrobitelná a přizpůsobitelná konstrukce, což jsou vhodné předpoklady k užití na univerzální emulační platformě. Tento modul tak bude prvním modulem, který nebude obsahovat žádný integrovaný obvod, ale bude sestaven pouze z diskretních součástek. Díky této skutečnosti tak u tohoto modulu nebude probíhat fáze výběru konkrétního integrovaného obvodu, ale bude přímo navrženo schéma modulu (obrázek č. 19).

Modul s R-2R rezistorovou sítí je navrhován především jako snadno použitelná varianta DA převodníku s možností různého rozlišení a své uplatnění by měl najít tam, kde



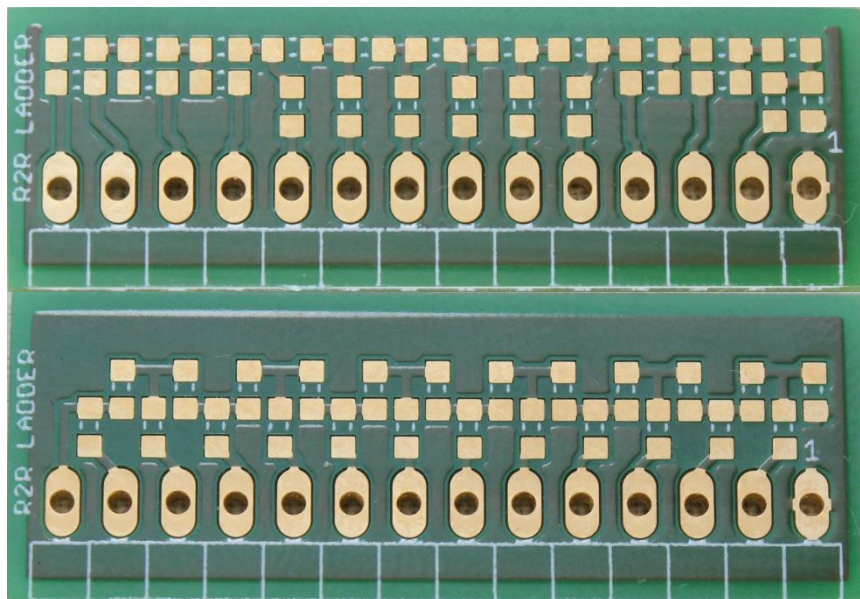
není požadována vysoká přesnost převodu a kde by použití modulu DA převodníku spíše komplikovalo celé zapojení. Zásadním parametrem tohoto obvodu je tak jeho rozlišení. Po konzultaci se společností SCG Czech Design Center s. r. o. byl zvolen rozsah rozlišení od jednoho do dvanácti bitů. Navržené schéma je tomuto požadavku přizpůsobeno a na modulu je možné sestavit obvod R-2R sítě pro libovolnou šířku digitální informace.

U tohoto modulu byly pro výše zobrazené schéma vytvořeny dva možné návrhy desek plošných spojů. Oba návrhy jsou zobrazeny na následujícím obrázku v měřítku 3:1.



Obr. č. 20: Modul s R-2R rezistorovou sítí - DPS

Jedinými součástkami, které by tento modul měl obsahovat, jsou rezistory. Ty jsou stejně jako u všech předchozích modulů navrženy v čipových pouzdrech velikosti 0603. Rozhraní modulu je opět navrženo pro pravoúhlý konektor typu kolíková lišta. Požadovaný rozsah rozlišení R-2R rezistorové sítě si pak vyžádal čtrnáct kontaktů. Jedná se tak o největší modul ve smyslu šířky rozhraní. Šířka rozhraní však výrazně ovlivňuje výsledné rozměry modulu, které jsou u prvního návrhu desky plošných spojů 38,1 x 12,7 mm. U druhého návrhu je to pak 38,1 x 14,0 mm. Výsledná podoba obou typů modulů R-2R rezistorové sítě je zobrazena na následujícím obrázku v měřítku 3:1.



Obr. č. 21: Modul s R-2R rezistorovou sítí

### 3.2.11 Moduly s proudovými zdroji

Pro univerzální emulační platformu budou navrženy dva moduly proudových zdrojů. Jeden z modulů bude zastávat funkci proudového zdroje typu pull-down, zatímco druhý modul bude sloužit jako proudový zdroj typu pull-up. Tyto moduly budou také další, které budou sestaveny pouze pomocí diskretních součástek. Ani jeden z modulů tak nebude obsahovat žádný integrovaný obvod.

Podobně jako u předchozího modulu s R-2R rezistorovou sítí, i u tohoto modulu se tak vylučuje nutnost výběru integrovaného obvodu a je možné přejít přímo k návrhu schématu. Na prvním schématu (obrázek č. 22) je zobrazen návrh proudového zdroje typu pull-down.

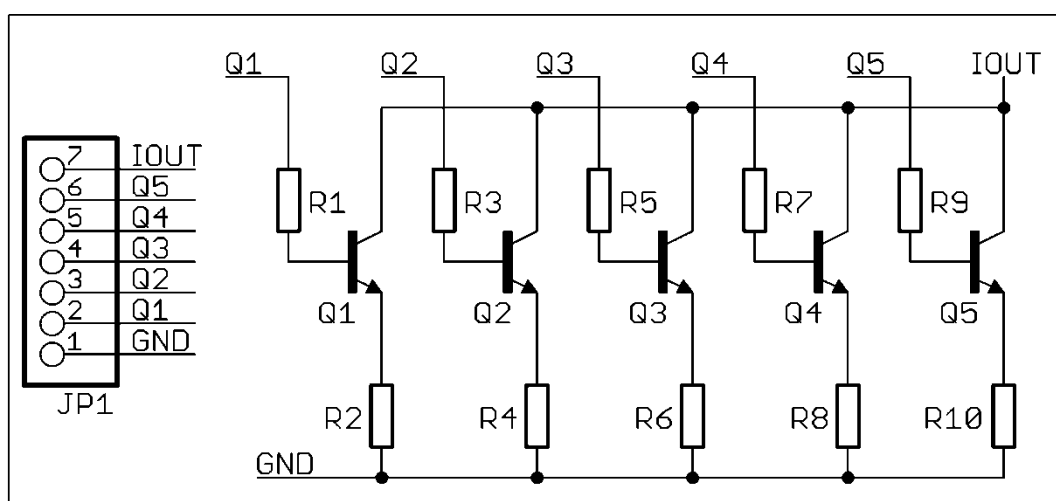
Schéma modulu proudového zdroje typu pull-down by se dalo rozdělit na pět totožných paralelně zapojených částí, které vykonávají stejnou funkci. Jednu takovou část pak tvoří navržený tranzistor spolu s dvojicí rezistorů, např. tranzistor Q1 spolu s rezistory R1 a R2. Důležitými prvky jsou přitom pouze tranzistor a emitorový rezistor, které zajišťují funkci proudového zdroje. Bázový rezistor je zde pro omezení báze proudů a jeho hodnota by neměla být příliš vysoká, aby nedocházelo k velkému úbytku napětí na tomto odporu.

Tranzistor zastává funkci spínacího prvku, kterým je možné aktivovat odpovídající proudovou větev. Množství proudu, které bude danou větví protékat, pak určuje hodnota odporu emitorového rezistoru a úbytek napětí na něm. Úbytek napětí na tomto rezistoru je

určen rozdílem bázevého napětí a napětí báze-emitor daného tranzistoru. Pokud je na bázi tranzistoru přivedena konstantní hodnota napětí, která je vyšší než napětí báze-emitor, pak je proud danou větví určen pouze hodnotou odporu emitorového rezistoru. Hodnota proudu jednou větví se dá vyjádřit následujícím vztahem:

$$I = \frac{V_R}{R} = \frac{V_B - V_{BE}}{R} \quad (1)$$

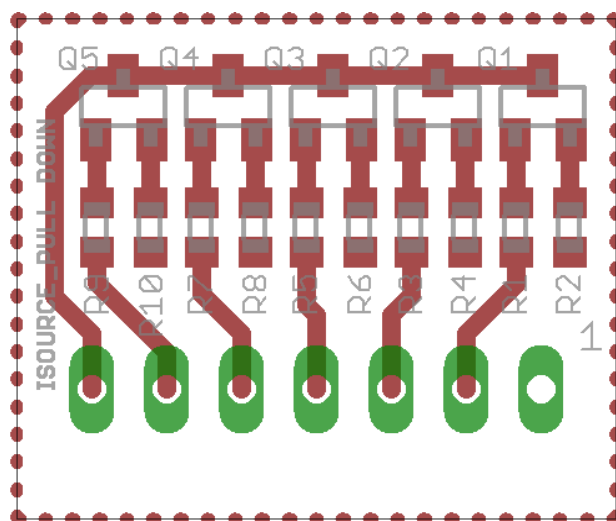
Celková hodnota výstupního proudu modulu je pak dána součtem proudových příspěvků jednotlivých větví. Spínáním jednotlivých tranzistorů, a tím i jednotlivých větví, tak může vývojář docílit různých proudových hodnot na výstupu proudového zdroje. Stejně tak může vývojář volit hodnoty emitorových rezistorů a tím si tak přizpůsobit jednotlivé proudové příspěvky.



**Obr. č. 22: Modul proudového zdroje typu pull-down - schéma**

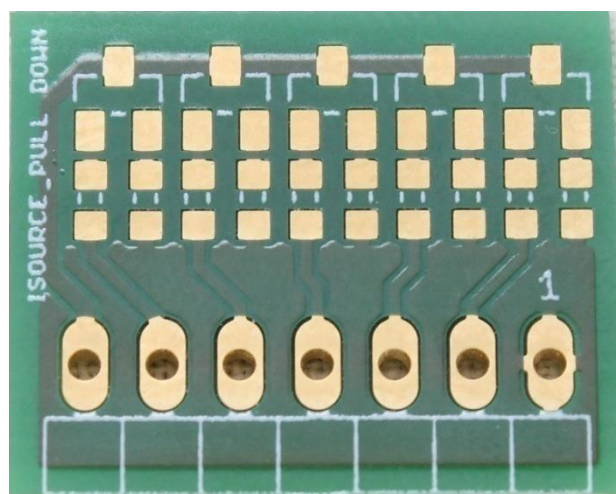
Návrh desky plošných spojů pro modul proudového zdroje typu pull-down je zobrazen na obrázku č. 23 v měřítku 4:1. Rozhraní tohoto modulu bude opět tvořeno pravoúhlým konektorem typu kolíková lišta. Pro tento modul je potřeba konektor se sedmi kontakty. Dále by tento modul měl obsahovat pouze rezistory a tranzistory typu NPN. Rezistory jsou na desce plošných spojů navrženy opět v pouzdře velikosti 0603. Pro tranzistory jsou navrženy osazovací pozice, které odpovídají standardnímu tranzistorovému SMD pouzdru s označením SOT23, ve kterém je tranzistor zapojen v konfiguraci báze - kolektor - emitor. Takovému zapouzdření a pořadí kontaktů odpovídá

velká množina běžně dostupných tranzistorů, proto u tohoto modulu nebude proveden ani výběr možných variant. Vývojář tak může zvolit vhodný tranzistor dle vlastní úvahy.



Obr. č. 23: Modul proudového zdroje typu pull-down - DPS

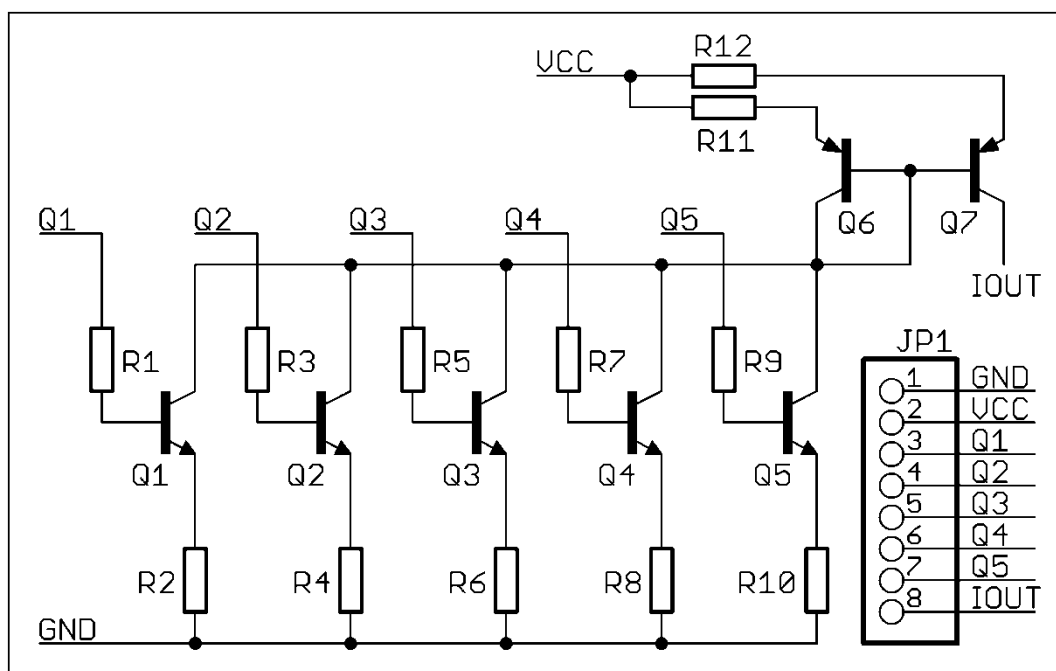
Konečná velikost modulu proudového zdroje typu pull-down je 20,3 x 17,2 mm a jeho výsledná podoba je na následujícím obrázku v měřítku 4:1.



Obr. č. 24: Modul proudového zdroje typu pull-down

Na druhém modulu proudového zdroje bude navržen proudový zdroj typu pull-up. Tento zdroj bude vycházet z funkce zdroje typu pull-down. Návrh schématu modulu proudového zdroje typu pull-up je zobrazen na obrázku č. 21.

Jak je ze schématu patrné, v základu se u tohoto modulu jedná o stejnou obvodovou konstrukci, jako u předchozího pull-down proudového zdroje. Opět je zde navrženo pět paralelních proudových větví, které se skládají z tranzistoru a dvojice rezistorů. Celkový proud této části modulu je pak dán součtem proudových příspěvků jednotlivých větví. Tento proud ale není výstupním proudem modulu, ale vstupním proudem proudového zrcadla, které je tvořeno dvojicí tranzistorů typu PNP. Díky tomuto zrcadlu je proudový zdroj změněn na typ pull-up a výstupní proud tohoto zrcadla je i výstupním proudem modulu.

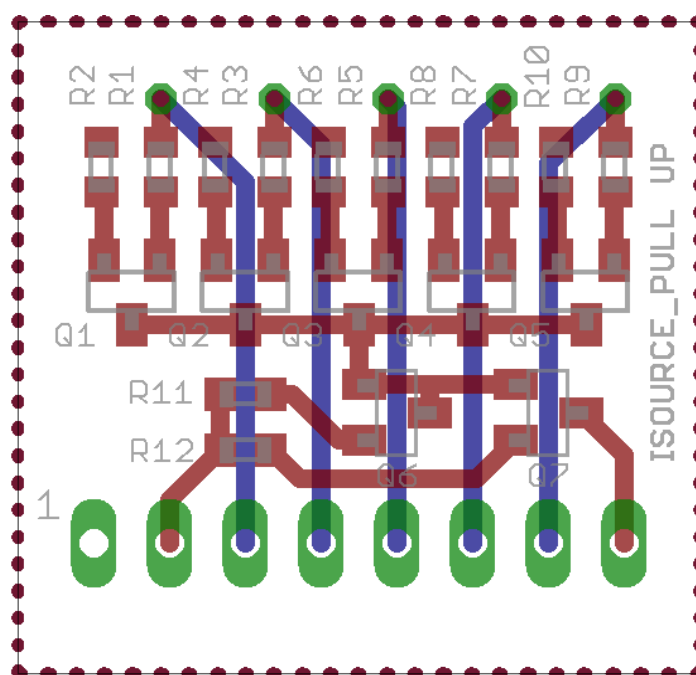


Obr. č. 25: Modul proudového zdroje typu pull-up - schéma

Celková hodnota výstupního proudu modulu je tak opět dána součtem proudových příspěvků jednotlivých větví, za předpokladu, že proudové zrcadlo bude zrcadlit proud v poměru 1:1. Tato konstrukce modulu byla navržena proto, aby byl zdroj proudu (v tomto případě emitorové rezistory) vztažen k pevnému potenciálu - GND. Pokud by byl proudový zdroj typu pull-up navržen s tranzistory typu PNP, znamenalo by to, že by emitorové rezistory byly vztaženy k napájecímu napětí, které může kolísat.

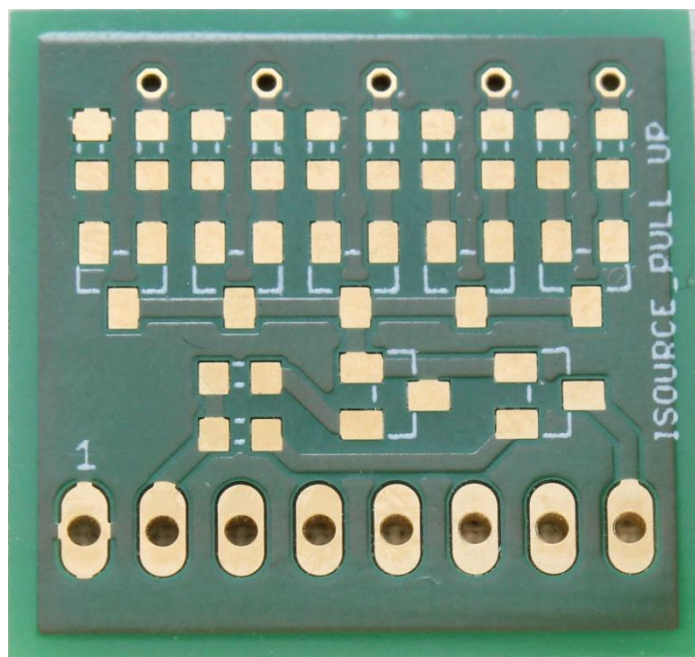
Návrh desky plošných spojů pro modul proudového zdroje typu pull-up je zobrazen na obrázku č. 26 v měřítku 4:1. Rozhraní tohoto modulu bude opět tvořeno pravoúhlým konektorem typu kolíková lišta. U tohoto modulu je potřeba rozšířit rozhraní ještě o napájecí napětí proudového zrcadla, proto je na modulu navržen konektor s osmi kontakty.

Dalšími součástkami na modulu jsou rezistory, které by měly být v podobě čipových součástek velikosti 0603. Posledními součástkami, které modul obsahuje, jsou tranzistory typu NPN a PNP. Pro oba typy tranzistorů jsou navrženy osazovací pozice, které odpovídají standardnímu tranzistorovému SMD pouzdru s označením SOT23, ve kterém je tranzistor zapojen v konfiguraci báze - kolektor - emitor. Takovému zapouzdření a pořadí kontaktů odpovídá velká množina běžně dostupných tranzistorů, proto ani u tohoto modulu nebude proveden výběr možných variant tranzistorů. Vývojář tak může zvolit vhodný tranzistor dle vlastní úvahy.



Obr. č. 26: Modul proudového zdroje typu pull-up - DPS

Konečná velikost modulu proudového zdroje typu pull-up je 22,9 x 22,2 mm a jeho výsledná podoba je na následujícím obrázku v měřítku 4:1.



Obr. č. 27: Modul proudového zdroje typu pull-up

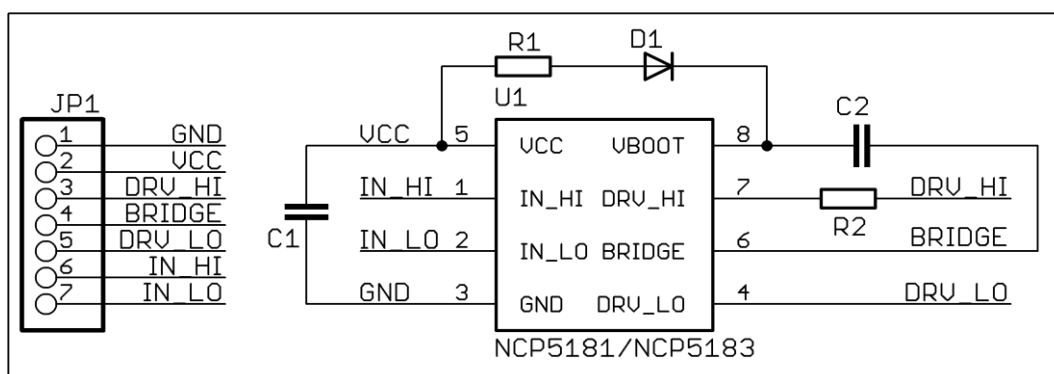
### 3.2.12 Modul s budičem výkonového tranzistoru

Posledním navrhovaným analogovým modulem bude modul s budičem výkonového tranzistoru, který je v oboru spínaných zdrojů nepostradatelnou součástí. Při spínání výkonových tranzistorů jsou potřeba vysoké proudy, které slouží k nabíjení a vybíjení náboje řídicí elektrody. Budič výkonového tranzistoru by měl zastávat funkci zdroje s nízkou impedancí, který je schopen tyto nárazové nabíjecí a vybíjecí proudy poskytnout.

Tuto funkci by na modulu měl obstarat budič výkonového tranzistoru v podobě integrovaného obvodu. U tohoto modulu tak bude opět nutné nejprve určit konkrétní integrovaný obvod, kterému bude následný návrh přizpůsoben. Po konzultaci se společností SCG Czech Design Center s. r. o. byly zvoleny dva typy integrovaných obvodů, které pracují jako budiče výkonových tranzistorů. Těmito obvody jsou typy NCP5181 a NCP5183 od společnosti ON Semiconductor.

Tyto obvody jsou téměř totožné. Podstatný rozdíl je pouze v hodnotě maximálního nabíjecího a vybíjecího proudu. Díky této skutečnosti je možné pro oba integrované obvody navrhnout stejný modul, na kterém pak bude možné využít kterýkoli z těchto obvodů. Vývojář tak může přizpůsobit konfiguraci modulu v závislosti na výkonovém tranzistoru.

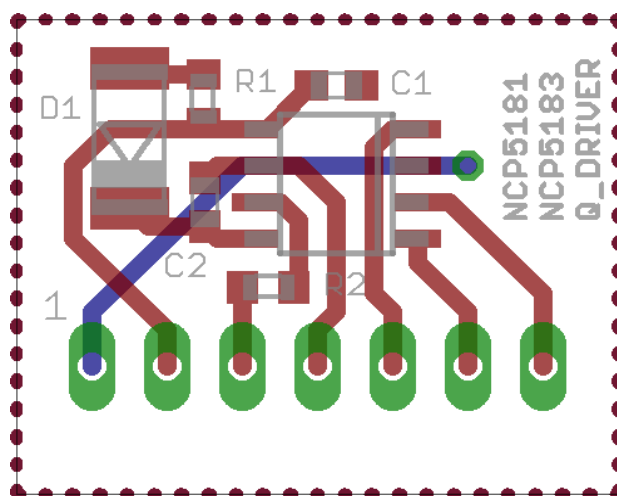
Návrh schématu modulu s budičem výkonového tranzistoru je zobrazen na následujícím obrázku.



Obr. č. 28: Modul s budičem výkonového tranzistoru - schéma

Schéma modulu bylo navrženo jako kombinace schémat typických aplikací z katalogových listů obou vybraných integrovaných obvodů ([24], [25]). Důležitým obvodovým prvkem je především kondenzátor C2, který uchovává náboj potřebný pro sepnutí výkonového tranzistoru. Pro dobíjení tohoto kondenzátoru v době, kdy je výkonový tranzistor rozepnutý, je zde potřebná dioda D1. Odpor R1 a R2 pak slouží jako osazovací pozice pro případ, že by je chtěl vývojář využít. Princip činnosti celého zapojení je podrobně popsán v dokumentu od společnosti Texas Instruments [18].

Návrh desky plošných spojů pro modul s budičem výkonového tranzistoru je zobrazen na následujícím obrázku v měřítku 4:1.

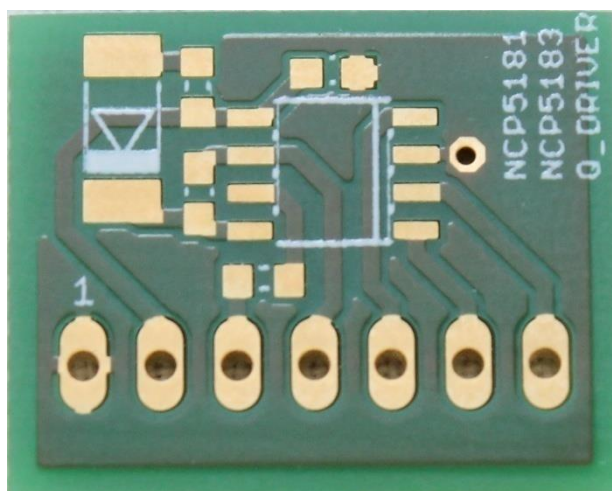


Obr. č. 29: Modul s budičem výkonového tranzistoru - DPS



Čtveřice kondenzátorů a rezistorů je na modulu navržena opět v čipových pouzdrech velikosti 0603 a rozhraní modulu je taktéž opět tvořeno pravoúhlým konektorem typu kolíková lišta. Modul s budičem výkonového tranzistoru vyžaduje na svém rozhraní 7 kontaktů. Pro integrované obvody vybraných budičů je pak na modulu navržena osazovací pozice odpovídající pouzdru SOIC-8, ve kterém jsou oba obvody dostupné. Poslední součástí modulu je dioda, která je navržena v klasickém válcovém pouzdru typu MELF s délkou 5 mm a průměrem 2,5 mm.

Konečné rozměry modulu s budičem výkonového tranzistoru jsou 20,3 x 16,5 mm a jeho podoba je zobrazena na následujícím obrázku.



Obr. č. 30: Modul s budičem výkonového tranzistoru

### 3.3 Základní deska

Poslední část univerzální emulační platformy bude tvořena základní deskou, která tak nahradí základní substrát současné emulační platformy a vytvoří inovovaný centrální prvek tohoto modulárního systému. Jako centrální prvek modulárního systému bude tato základní deska zajišťovat především vzájemné propojení jednotlivých modulů, pro které bude zároveň sloužit jako nosná platforma. Při návrhu základní desky budou navíc zohledněny potřeby těchto modulů, které byly navrženy dříve a jsou popsány v předchozích kapitolách.

#### 3.3.1 Vzájemné propojení modulů

Základní deska by měla zajišťovat především přehledný, variabilní a jednoduchý způsob propojení jednotlivých modulů. Jak bylo zmíněno v textu výše, u současné

emulační platformy sloužily k propojení jednotlivých funkčních bloků drátové propojky. Tento způsob propojení byl poměrně nepřehledný, ale jednoduchý a snadno přizpůsobitelný. Z těchto důvodů bude také tento způsob propojení částečně zachován i u univerzální emulační platformy. Částečně proto, že bude kladen důraz právě na zpřehlednění celého zapojení emulační platformy.

Přehlednost propojení univerzální emulační platformy by měla být zajištěna pomocí transformace drátových propojek do podoby sběrnic. Z konstrukce dříve navržených modulů pak vyplývá potřeba tří typů sběrnic; digitální, analogové a napájecí sběrnice. Tyto sběrnice budou nedílnou součástí základní desky, což byl jeden z námětů pro inovaci emulační platformy. Připojení modulů ke sběrnicím pak bude i nadále možné prostřednictvím drátových propojek. Tento způsob propojení bude zachován nejen díky výše zmíněným důvodům, ale také proto, že jednotlivé moduly nemají jednoznačně definované rozhraní a je tedy potřeba zajistit variabilní způsob připojení modulů k základní desce.

### **3.3.2 Upevnění modulů na základní desku**

V úvodu této kapitoly bylo uvedeno, že základní deska bude sloužit také jako nosná platforma modulů. Aby tuto funkci základní deska umožňovala, bude potřeba navrhnout způsoby, jakými budou moduly k základní desce připevněny. Tyto způsoby se ale budou lišit v závislosti na podobě rozhraní modulů. Upevnění digitálních modulů tak bude řešeno individuálně a jiným způsobem, než upevnění analogových modulů.

Rozhraní analogových modulů bylo jednoznačně určeno ještě před návrhem těchto modulů a všechny analogové moduly tak obsahují konektor typu kolíková lišta. Díky tomu je možné pro všechny analogové moduly navrhnout stejný způsob upevnění, kterým bude konektor typu dutinková lišta. Do konektoru základní desky se pak analogový modul pouze připojí a následně pomocí drátových propojek propojí se sběrnicemi.

U digitálních modulů je situace jiná. Tyto moduly mají podobu svých rozhraní danou výrobcem, a i když je toto rozhraní také tvořeno konektory typu kolíková lišta, není pro tyto moduly možné navrhnout univerzální řešení upevnění k základní desce. Každý digitální modul tak bude vyžadovat vlastní způsob upevnění.

Pro moduly s obvody typu FPGA budou na základní desce navrženy montážní otvory velikosti M3, které oba tyto moduly obsahují. Upevnění těchto modulů na základní desku tak bude možné pomocí distančních sloupků, šroubů a matic velikosti M3. Pro modul s procesorem typu ARM bude na základní desce navržena patice v podobě dutinkových lišt, do které bude možné modul připojit. Propojení digitálních modulů se sběrnicemi pak bude možné také pomocí drátových propojek.

### 3.3.3 Návrh základní desky

Prvním krokem před samotným návrhem základní desky bylo určení jejich rozměrů. Po konzultaci se společností SCG Czech Design Center s. r. o. byly přibližné rozměry stanoveny na 200 x 200 mm. Tato plocha by měla poskytovat dostatek prostoru pro realizaci různých zapojení, které budou sestaveny z jednotlivých modulů. Pro emulované části, které nebude možné sestavit pomocí modulů, bude na základní desce dostupné také pájivé pole.

Dalším konzultovaným parametrem byly šířky jednotlivých typů sběrnic, které byly stanoveny na 16 bitů pro digitální sběrnici a 5 bitů pro analogovou sběrnici, která bude ale navíc obsahovat stínící zemnicí signály (celkem tedy 9 signálových vodičů). Napájecí sběrnice pak bude poskytovat napěťové úrovně 3,3 V,  $\pm 12$  V a  $\pm 15$  V. Napěťové regulátory, které budou tyto napěťové úrovně poskytovat, budou taktéž součástí základní desky. Výsledný návrh desky plošných spojů základní desky je k nahlédnutí v příloze.

Základní deska je z důvodu odstínění digitální a analogové sběrnice vytvořena jako čtyřvrstvá deska plošných spojů, kde stínění zajišťují měděné plochy připojené na zemní potenciál signálu GND. Digitální sběrnice je vedena ve vrstvě č. 4 a v místech křížení využívá na co možná nejkratší vzdálenosti vrstvu č. 3. Analogová a napájecí sběrnice jsou vedeny ve vrstvě č. 1 a v místech křížení využívají vrstvu č. 2.

Pro přístup ke sběrnicím jsou na základní desce navrženy konektory typu dutinková lišta s roztečí kontaktů 1,27 mm. Tyto konektory jsou použity z důvodu úspory prostoru na základní desce a slouží pro připojení drátových propojek. Sběrnice jsou pak po ploše základní desky rozvedeny tak, aby se na danou plochu vešlo co možná nejvíce konektorů pro připojení analogových modulů.

Pro analogové moduly jsou na základní desce navrženy již výše zmíněné konektory typu dutinková lišta. Konektory jsou navrženy jako dvouřadé, kde každý pár kontaktů je propojen. Pár, který je připojen na společný potenciál GND, je na základní desce označen. Analogové moduly by pak měly být připojeny do jedné řady kontaktů, zatímco druhá řada slouží pro drátové propojky. Pro analogové moduly mají tyto konektory standardní rozteč kontaktů, tedy 2,54 mm.

Pro moduly s obvody typu FPGA je na základní desce navržena pětice montážních otvorů velikosti M3. Tyto moduly lze na základní desku umístit pomocí distančních sloupků. Propojení se sběrnicemi je pak možné pomocí drátových propojek. Pro modul s procesorem typu ARM je na základní desce navržena patice v podobě dutinkových lišt, která rozvádí kontakty modulu do přilehlých konektorů. Modul lze do patice zasunout a pro propojení je pak možné využít drátové propojky a přilehlé konektory.

Napájecí sběrnice obsahuje na své trase dva typy blokovacích kondenzátorů. Jeden typ kondenzátorů je navržen jako čipová součástka o velikosti 0603. Pro druhý typ kondenzátorů jsou navrženy osazovací pozice, které odpovídají SMD pouzdrům elektrolytických kondenzátorů s průměrem 4 - 5 mm. U elektrolytických kondenzátorů je pak potřeba sledovat polaritu kontaktů, která není u všech napájecích sběrnic stejná.

Dále jsou na napájecí sběrnice přivedeny výstupy napěťových regulátorů. Na základní desce je možné využít tři typy napěťových regulátorů. Jsou jimi obvody s označením MC7800, MC7900 a NCP5661. Tyto napěťové regulátory nabízí širokou škálu výstupních napětí od -24 V do +24 V s maximálním výstupním proudem 1 A. Obvod NCP5661 je na základní desce navržen v SMD pouzdře DPAK-5. Zbylé dva obvody je pak možné osadit na základní desku v THT i SMD variantě. Obvod MC7800 je navržen v SMD pouzdře DPAK-3, obvod MC7900 v SMD pouzdře D<sup>2</sup>PAK a oba je možné použít v THT variantě s pouzdrům TO-220. Použitím různých variant těchto napěťových regulátorů si může vývojář přizpůsobit napěťové hladiny na napájecí sběrnici.

Posledním prvkem základní desky je část s pájivým polem, které poskytuje kapacitu 175 obvodových uzlů. Padesát uzlů je tvořeno delšími úseky s 5 kontakty a 125 uzlů je tvořeno kratšími úseky se 3 kontakty.

Výsledný rozměr základní desky je 200,5 x 204,5 mm a její podoba je zobrazena v příloze.

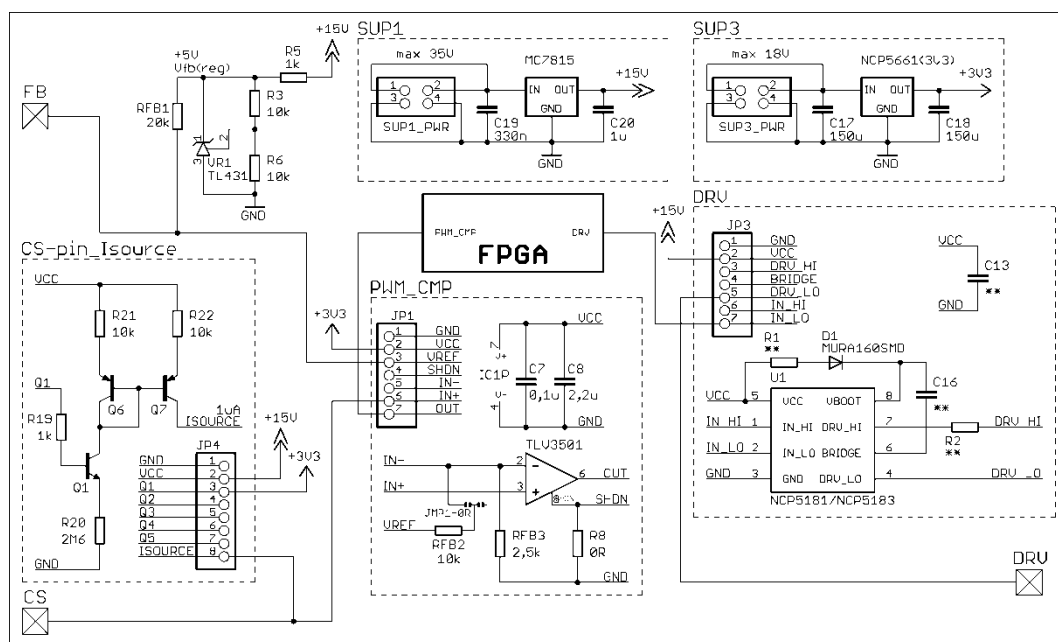
## 4 Emulace obvodu NCP1246

Pro ověření funkce univerzální emulační platformy budou na této platformě emulovány základní řídicí funkce obvodu NCP1246. Funkcí tohoto obvodu je frekvenční řízení měničů typu "flyback" s proudovou zpětnou regulační vazbou. Základními funkcemi se pak rozumí schopnost generování řídicího signálu pro spínací výkonový tranzistor měniče, přičemž parametry tohoto signálu budou regulovány pomocí proudové zpětnovazební smyčky. Zjednodušené blokové schéma tohoto obvodu je k nahlédnutí v příloze.

Na univerzální emulační platformě budou realizovány především bloky, které úzce souvisí se základními řídicími funkcemi obvodu NCP1246. Těmito bloky jsou:

- generátor signálu obdélníkového tvaru,
- RS klopný obvod,
- výstupní blok budiče tranzistoru,
- zpětnovazební komparátor (na blokovém jako PWM\_CMP).

Tyto bloky budou doplněny o další digitální a analogové konstrukce, které budou potřebné pro správnou emulaci základní funkce obvodu NCP1246. Schéma zapojení univerzální emulační platformy je zobrazeno na následujícím obrázku.



Obr. č. 31: Emulace obvodu NCP1246 - schéma

Generátor řídicího signálu, klopný obvod typu RS a další digitální konstrukce budou emulovány pomocí modulu s obvodem typu FPGA, pro který bude vytvořen RTL kód v jazyce VHDL. Výstupní blok budiče tranzistoru a zpětnovazební komparátor pak budou emulovány pomocí odpovídajících analogových modulů. Další potřebné analogové konstrukce, které nebude možné sestavit pomocí modulů, budou sestaveny pomocí diskrétních součástek na dostupném pájivém poli.

K takto připravené univerzální emulační platformě bude připojena testovací sestava měniče typu "flyback", pomocí které bude ověřena základní řídicí funkce emulovaného obvodu NCP1246.

# Závěr

V rámci řešení diplomové práce bylo provedeno seznámení s procesem vývoje integrovaných obvodů. Práce stručně popisuje jednotlivé kroky vývoje a blíže rozebírá možnosti ověřování návrhů. Mezi tyto možnosti patří simulace, verifikace a emulace integrovaných obvodů.

V další části práce je popsána funkce emulační platformy a je proveden rozbor její současné podoby. Tímto rozbohem je poukázáno na některé skutečnosti, které prodlužují dobu vývoje integrovaného obvodu. V návaznosti na to jsou navrženy možnosti, kterými by bylo možné současný stav zlepšit a docílit tak především časové úspory při sestavování emulačních platform. Tyto možnosti sjednocuje univerzální emulační platforma, která je v následující části práce také navržena.

V rámci návrhu univerzální emulační platformy byla určena její podoba, kterou je podoba modulárního systému. Tento modulární systém se v principu skládá ze základní desky a souboru modulů, které vykonávají různé funkce. Moduly jsou dále rozděleny na digitální a analogové, přičemž každá skupina slouží k emulaci odpovídajících obvodů.

Skupinu digitálních modulů tvoří tři komerčně dodávané moduly, dva s obvody typu FPGA a jeden s procesorem typu ARM. Ostatní části univerzální emulační platformy jsou v rámci diplomové práce navrženy a většina je i vyrobena. Vlivem lidského faktoru a nedorozumění nejsou vyrobeny analogové moduly s operačními zesilovači a modul s AD převodníkem. Tyto moduly budou vyrobeny dodatečně.

Poslední část práce se věnuje ověření funkčnosti univerzální emulační platformy. Na nově vytvořené univerzální emulační platformě by měly být emulovány základní řídicí funkce obvodu NCP1246. K tomuto účelu je navrženo zapojení univerzální emulační platformy. Realizace zapojení ale nebyla v době dokončení této práce provedena.

# Seznam obrázků

Obr. č. 1: Ukázka emulační platformy .....	- 12 -
Obr. č. 2: FPGA modul TE0725 [9] .....	- 18 -
Obr. č. 3: Blokový diagram modulu TE0725 [10].....	- 18 -
Obr. č. 4: FPGA modul DE0-Nano [11] .....	- 19 -
Obr. č. 5: Blokový diagram modulu DE0-Nano [12] .....	- 20 -
Obr. č. 6: Modul s procesorem ARM - DPS .....	- 21 -
Obr. č. 7: Modul operačního zesilovače - schéma .....	- 26 -
Obr. č. 8: Modul operačního zesilovače - DPS .....	- 27 -
Obr. č. 9: Modul operačního zesilovače (dostavitelný) - schéma .....	- 28 -
Obr. č. 10: Modul operačního zesilovače (dostavitelný) - DPS .....	- 29 -
Obr. č. 11: Modul komparátoru - schéma .....	- 30 -
Obr. č. 12: Modul komparátoru - DPS.....	- 31 -
Obr. č. 13: Modul komparátoru .....	- 32 -
Obr. č. 14: Modul AD převodníku - schéma .....	- 34 -
Obr. č. 15: Modul AD převodníku - DPS .....	- 35 -
Obr. č. 16: Modul DA převodníku - schéma .....	- 37 -
Obr. č. 17: Modul DA převodníku - DPS .....	- 38 -
Obr. č. 18: Modul DA převodníku .....	- 39 -
Obr. č. 19: Modul s R-2R rezistorovou sítí - schéma .....	- 40 -
Obr. č. 20: Modul s R-2R rezistorovou sítí - DPS.....	- 41 -
Obr. č. 21: Modul s R-2R rezistorovou sítí .....	- 42 -
Obr. č. 22: Modul proudového zdroje typu pull-down - schéma .....	- 43 -
Obr. č. 23: Modul proudového zdroje typu pull-down - DPS.....	- 44 -
Obr. č. 24: Modul proudového zdroje typu pull-down .....	- 44 -
Obr. č. 25: Modul proudového zdroje typu pull-up - schéma .....	- 45 -
Obr. č. 26: Modul proudového zdroje typu pull-up - DPS.....	- 46 -
Obr. č. 27: Modul proudového zdroje typu pull-up .....	- 47 -
Obr. č. 28: Modul s budičem výkonového tranzistoru - schéma .....	- 48 -
Obr. č. 29: Modul s budičem výkonového tranzistoru - DPS .....	- 48 -
Obr. č. 30: Modul s budičem výkonového tranzistoru.....	- 49 -
Obr. č. 31: Emulace obvodu NCP1246 - schéma .....	- 53 -



# Seznam použitých zkratek

AD	Analogově-Digitální
DA	Digitálně-Analogový
DPS	Deska Plošných Spojů
FPGA	Field Programmable Gate Array
LED	Light-Emitting Diode
RTL	Register Transfer Level
SMD	Surface Mount Device
SPI	Serial Peripheral Interface
USB	Universal Serial Bus
VHDL	VHSIC Hardware Description Language
VHSIC	Very High Speed Integrated Circuits

# Použité zdroje literatury

[1] HOROWITZ, Paul a Winfield HILL. *The art of electronics*. Third edition. New York, NY: Cambridge University Press, 2015. ISBN 978-0-521-80926-9.

[2] HÁZE, Jiří. Integrované obvody všude kolem nás. DPS [online]. 2011, 2011(4), 1 [cit. 2017-12-10]. Dostupné z: <http://www.dps-az.cz/vyvoj/id:6413/integrované-obvody-vsude-kolem-nas>

[3] Integrovaný obvod. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2017-12-10]. Dostupné z: [https://cs.wikipedia.org/wiki/Integrovan%C3%BD\\_obvod](https://cs.wikipedia.org/wiki/Integrovan%C3%BD_obvod)

[4] Integrované obvody [online]. Praha, 2012. Dostupné také z: [https://www.fd.cvut.cz/personal/janes/HWpocitacu/prednasky2012/prednaska7/HW\\_prednaska7.pdf](https://www.fd.cvut.cz/personal/janes/HWpocitacu/prednasky2012/prednaska7/HW_prednaska7.pdf)

[5] Integrated circuit design. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2017-12-10]. Dostupné z: [https://en.wikipedia.org/wiki/Integrated\\_circuit\\_design](https://en.wikipedia.org/wiki/Integrated_circuit_design)

[6] KADLEC, Jaroslav a Radovan NOVOTNÝ. Modelování a simulace v mikroelektronice. Brno, 2015. Skriptum. FEKT VUT v Brně.

[7] DVOŘÁK, Vojtěch a Martin ŠTÁVA. Verifikace digitálních obvodů. Brno, 2016. Prezentace. FEKT VUT v Brně.

[8] Hardware emulation. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2017-12-10]. Dostupné z: [https://en.wikipedia.org/wiki/Hardware\\_emulation](https://en.wikipedia.org/wiki/Hardware_emulation)

[9] FPGA module with Xilinx Artix-7 XC7A15T-1CSG324C 2 x 50 Pin with 2.54 mm pitch. *Trenz Electronic GmbH Online Shop* [online]. [cit. 2018-05-19]. Dostupné z: <https://shop.trenz-electronic.de/en/TE0725-03-15-1C-FPGA-module-with-Xilinx-Artix-7-XC7A15T-1CSG324C-2-x-50-Pin-with-2.54-mm-pitch?c=339>

[10] KUMANN, Jan. *TE0725 TRM*. V.60. Holzweg (Germany), 2017. Dostupné také z: <https://wiki.trenz-electronic.de/display/PD/TE0725+TRM>

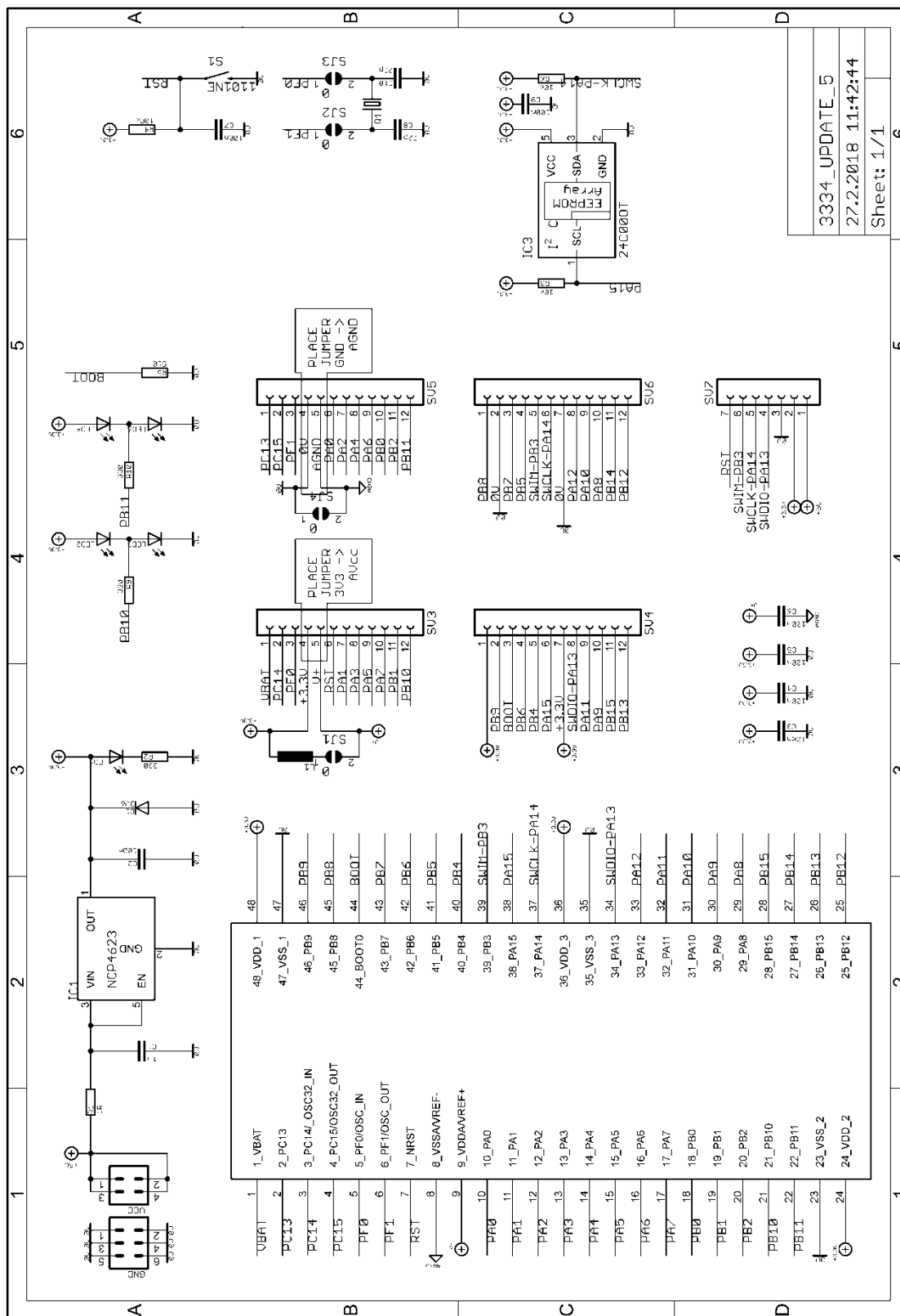
[11] DE0-Nano Development and Education Board. *Terasic - DE Main Boards* [online]. [cit. 2018-05-19]. Dostupné z: <http://www.terasic.com.tw/cgi-bin/page/archive.pl?Language=English&No=593>

[12] *Terasic DE0-Nano User Manual*. V2.0. 2012. Dostupné také z: <http://www.terasic.com.tw/cgi-bin/page/archive.pl?Language=English&CategoryNo=165&No=593&PartNo=4>

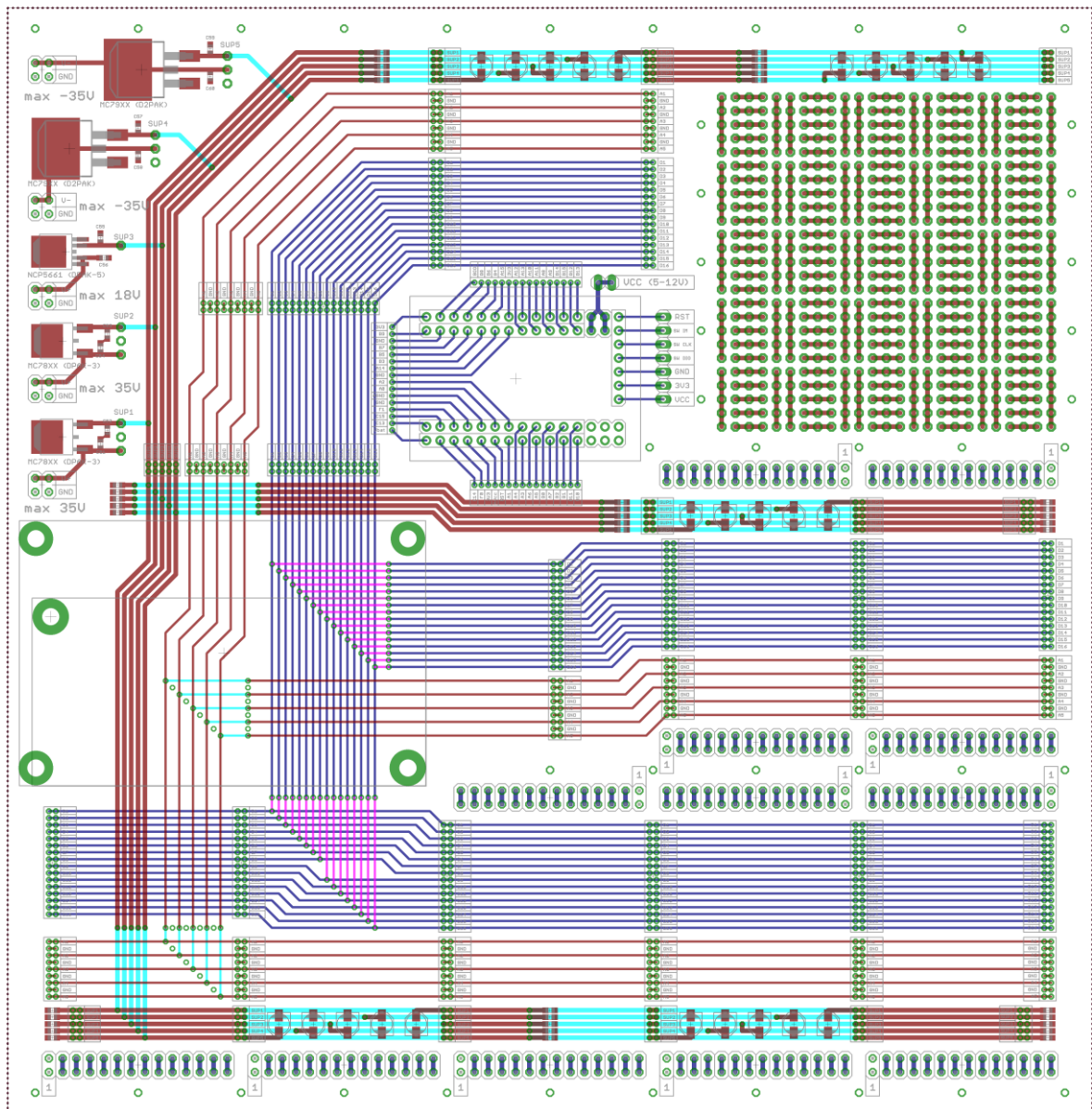
- [13] *STM32F334x4 STM32F334x6 STM32F334x8: Arm® Cortex® -M4 32b MCU+FPU, up to 64KB Flash, 16KB SRAM, 2 ADCs, 3 DACs, 3 comp., op-amp, 217ps 10-ch (HRTIM1).* Revision 8. 2017. Dostupné také z: <http://www.st.com/content/ccc/resource/technical/document/datasheet/d1/cd/3d/18/a2/2c/4e/d0/DM00097745.pdf/files/DM00097745.pdf/jcr:content/translations/en.DM00097745.pdf>
- [14] *Teorie vzájemného převodu analogového a číslicového signálu: Převodníky AD.* Brno, 2013. Prezentace. FEKT VUT v Brně.
- [15] *Teorie vzájemného převodu analogového a číslicového signálu: Převodníky AD.* Brno, 2013. Prezentace. FEKT VUT v Brně.: *Převodníky DA.* Brno, 2013. Prezentace. FEKT VUT v Brně.
- [16] HÁZE, Jiří, Radimír VRBA, Lukáš FUJCIK, Ondřej SAJDL a Michal PAVLÍK. *Teorie vzájemného převodu analogového a číslicového signálu.* Brno, 2013. Skriptum. FEKT VUT v Brně.
- [17] SAR ADC Input Types. *Analog Devices* [online]. [cit. 2018-05-19]. Dostupné z: [http://www.analog.com/media/en/technical-documentation/product-selector-card/2PB\\_sarinputtypesfb.pdf](http://www.analog.com/media/en/technical-documentation/product-selector-card/2PB_sarinputtypesfb.pdf)
- [18] BALOGH, Laszlo. Application Report: Fundamentals of MOSFET and IGBT Gate Driver Circuits. *Texas Instruments* [online]. Dallas (Texas), 2017 [cit. 2018-05-19]. Dostupné z: <http://www.ti.com/lit/ml/slva618/slva618.pdf>
- [19] *MC33078: DUAL HIGH-SPEED LOW-NOISE OPERATIONAL AMPLIFIER.* Dallas (Texas), 2006. Dostupné také z: <http://www.ti.com/lit/ds/symlink/mc33078.pdf>
- [20] *OPAx22x High Precision, Low Noise Operational Amplifiers.* Revision B. Dallas (Texas), 2005. Dostupné také z: <http://www.ti.com/lit/ds/symlink/opa228.pdf>
- [21] *TLV350x 4.5-ns, Rail-to-Rail, High-Speed Comparator in Microsize Packages.* Revision E. Dallas (Texas), 2005. Dostupné také z: <http://www.ti.com/lit/ds/symlink/tlv3502.pdf>
- [22] *LTC1864/LTC1865: μPower, 16-Bit, 250ksps 1- and 2-Channel ADCs in MSOP.* Rev. B. Milpitas (CA), 2007. Dostupné také z: <http://www.analog.com/media/en/technical-documentation/data-sheets/18645fb.pdf>
- [23] *LTC1655/LTC1655L: 16-Bit Rail-to-Rail Micropower DACs in SO-8 Package.* Milpitas (CA), 1998. Dostupné také z: <http://www.analog.com/media/en/technical-documentation/data-sheets/16555lf.pdf>
- [24] *NCP5181: High Voltage High and Low Side Driver.* Rev. 8. Aurora (Colorado), 2016. Dostupné také z: <https://www.onsemi.com/pub/Collateral/NCP5181-D.PDF>

- [25] *NCP5183, NCV5183: High Voltage High Current High and Low Side Driver*. Aurora (Colorado), 2017. Dostupné také z: <http://www.onsemi.com/pub/Collateral/NCP5183-D.PDF>
- [26] *MC7800, MC7800A, MC7800AE, NCV7800: 1.0 A Positive Voltage Regulators*. Rev. 27. Denver (Colorado), 2014. Dostupné také z: <https://www.onsemi.com/pub/Collateral/MC7800-D.PDF>
- [27] *MC7900 Series: 1.0 A Negative Voltage Regulators*. Rev. 18. Denver (Colorado), 2013. Dostupné také z: <http://www.onsemi.com/pub/Collateral/MC7900-D.PDF>
- [28] *NCP5661, NCV5661: Low Output Voltage, Ultra-Fast 1.0 A Low Dropout Linear Regulator with Enable*. Rev. 18. Denver (Colorado), 2014. Dostupné také z: <http://www.onsemi.com/pub/Collateral/NCP5661-D.PDF>
- [29] MEESALA, Srinivasa Rao. Designing Flyback Converters Using Peak-Current-Mode Controllers. *Maxim Integrated* [online]. United States, 2012 [cit. 2018-05-19]. Dostupné z: <https://www.maximintegrated.com/en/app-notes/index.mvp/id/5504>
- [30] Design Method of PWM AC/DC Flyback Converters: Isolated Flyback Converter Basics: What are Characteristics of Flyback Converter?. *Tech Web: Technical Information Site of Power Supply Design* [online]. 2016 [cit. 2018-05-19]. Dostupné z: [http://micro.rohm.com/en/techweb/knowledge/acdc/acdc\\_pwm/acdc\\_pwm01/851](http://micro.rohm.com/en/techweb/knowledge/acdc/acdc_pwm/acdc_pwm01/851)
- [31] *NCP1246: Fixed Frequency Current Mode Controller for Flyback Converters*. Rev. 7. Aurora (Colorado), 2017. Dostupné také z: <http://www.onsemi.com/pub/Collateral/NCP1246-D.PDF>

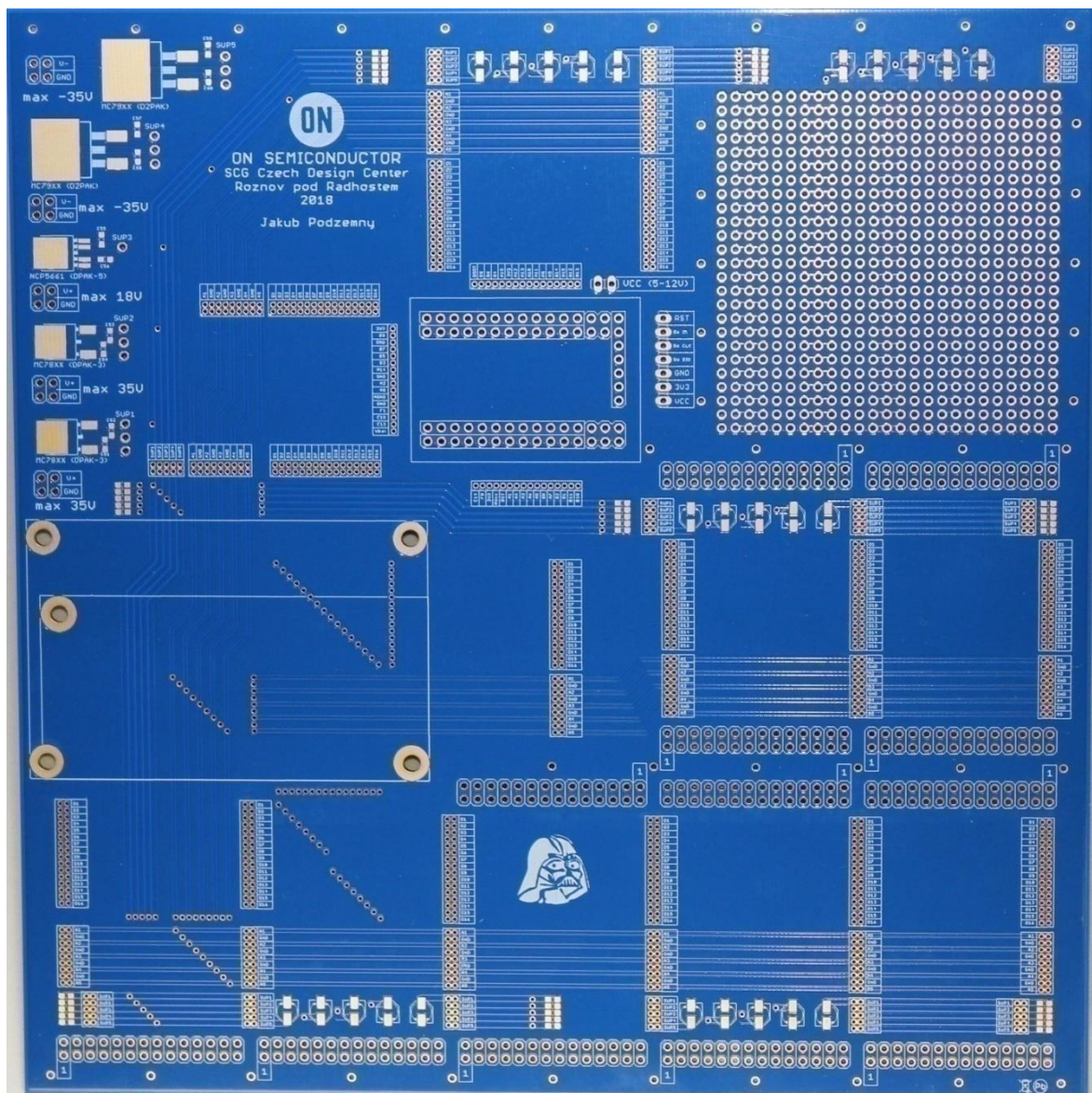
# Příloha 1: Schéma digitálního modulu s procesorem ARM



## Příloha 2: Návrh DPS základní desky



## Příloha 3: Podoba základní desky





# 

